

# Transformation de carte graphique en co-processeur numérique haute performance.

Encadrants : [David Defour](mailto:david.defour@univ-perp.fr) (david.defour@univ-perp.fr)

Labo/Organisme : LP2A, Université de Perpignan

URL : <http://webdali.univ-perp.fr/index.html>

Ville : Perpignan

## Résumé :

L'objectif de ce stage est d'étudier comment la formidable puissance de calcul disponible dans les processeurs des cartes graphiques peut accélérer les algorithmes numériques.

## Description détaillée :

Au cours de ces deux dernières années, les processeurs graphiques programmables ont suscité beaucoup d'intérêt en dehors du domaine des applications graphiques notamment à cause de leurs époustouflantes bande passante mémoire ou de leur puissance de calcul flottant. Un nouveau domaine de recherche est en train d'émerger le *General Purpose Computation on Graphics Hardware*, ou GPGPU [1].

Les GPU actuels sont bien adaptés à l'exécution d'application hautement parallèle et peuvent en accélérer l'exécution d'un facteur 20. Le nombre croissant d'application (cryptographie, base de donnée, ...) modifiée pour supporter le GPU comme coprocesseur numérique démontre l'intérêt grandissant de nombreux chercheurs pour le GPGPU.

Cependant l'énorme potentiel de calcul des GPU n'est que faiblement utilisé par les applications numériques actuelles. Ces dernières sont en majorité exécutées sur des processeurs généralistes. Elles ont donc été développées et implémentées dans un esprit de séquentialité. Aussi, pour pouvoir exécuter efficacement ces applications sur des GPU, il faut repenser les algorithmes qui les compose en plus de les réécrire.

Ce stage portera sur l'étude d'une implémentation d'opérateurs multiprécision [2] (précision supérieur à la précision disponible en matériel) pour GPU. Les caractéristiques nouvelles (bande passante, puissance de calcul flottant) impliquent que de nouveaux algorithmes multiprécision d'addition, de multiplication devront être définis, implémentés et validés par simulation. L'extension à d'autres opérations pourra être envisagée. La phase finale de réalisation et de validation, consistera à écrire dans un langage de haut niveau (type langage C) les opérations développées au début du stage.

## Remarques :

L'étudiant devra montrer un intérêt pour l'architecture des ordinateurs, l'algorithmique et la programmation. Ce stage peut naturellement se poursuivre par une thèse. Une compensation financière pourra être envisagée.

## Références :

[1] <http://www.gpgpu.org>

[2]D. Defour, F. de Dinechin. **Software Carry-Save: A case study for instruction-level parallelism.** In *7th conference on parallel computing technologies*, Pages 207-214, Nizhny-Novgorod, Russia, September 2003.