Examen d'Architecture des Systèmes Informatiques (NSY104)

Michel MEYNARD

Durée : 2 heures ; tous documents autorisés. Soignez la rédaction : toute réponse illisible sera considérée comme **nulle**. Attention à bien lire l'énoncé ! Architecture des ordinateurs

1. Architecture des machines (4 pts)

Répondez concisément aux questions suivantes (3 phrases au maximum) :

1. Indiquez les trois parties du bus reliant les unités d'un ordinateur.
2. A quoi sert l'UAL et où est-elle située ?
3. Quelle différence existe-il dans un disque dur entre la notion de secteur (ou bloc physique) et celle de bloc (logique) ou cluster ?
4. Quelle différence existe-t-il entre Compteur Ordinal et Registre Instruction ?

2. Représentation des données (6 pts)

1. Remplissez le tableau suivant des additions dans chaque système de codage (2 opérandes et 1 résultat, soit 3 valeurs dans chaque case).

Binaire (RBNS)	Octal	Hexadécimal	Décimal
0111 1011+0000 1001=			
	35+53=		
		0AEH+34H=	
			135+49=

3. Couche logique (10 pts)

On veut réaliser un circuit soustracteur d'entiers non signés codés sur 4 bits :

```
       a3a2a1a0
     - b3b2b1b0
  =(CF)r3r2r1r0
```

Par exemple : 1010-0101=(0)0101, c'est-à-dire 10-5=5.

1. Etablir la table de vérité de la soustraction binaire sur 1 bit décrite ci-après. 2 Entrées : a0, b0 ; 2 Sorties : r0 (a0-b0), c0 le reste de la soustraction.
2. Dessiner un schéma logique réalisant cette soustraction, en utilisant des portes and, or, not, xor.
3. Etablir la table de vérité de la soustraction binaire sur 1 bit **avec un bit de retenue entrante**. 3 Entrées : a1, b1, **c0** ; 2 Sorties : r1 (a1-b1), c1 le reste de la soustraction.
4. Etablir le tableau de Karnaugh de la retenue sortante d'une soustraction binaire sur 1 bit avec retenue entrante. 3 Entrées : a1, b1, c0; 1 Sorties : c1. Donner la formule logique de c1=f(a1,b1,c0).
5. Dessiner un schéma logique de la soustraction binaire sur 1 bit **avec un bit de retenue entrante**. 3 Entrées : a1, b1, **c0** ; 2 Sorties : r1 (a1-b1), c1 le reste de la soustraction.
6. Dessiner un schéma logique de la soustraction sur 4 bits en utilisant des soustracteurs 1 bits.

Corrigé de l'examen d'Architecture des Systèmes Informatiques (NSY104)

Michel MEYNARD

1. Architecture des machines

(4 points : 1 point par réponse)

1. Les trois parties du bus reliant les unités d'un ordinateur sont :
   - le bus de données ;
   - le bus d'adresses ;
   - le bus de contrôle.
2. L'Unité Arithmétique et Logique est située dans l'Unité Centrale (processeur) et réalise les calculs.
3. Dans un disque dur, le secteur est l'unité de stockage : sa taille dépend de considérations physiques (gap inter secteur) relatives au disque (taille, vitesse, …). Le bloc est l'unité d'allocation définie par le système d'exploitation au moment du formatage. Il est constitué d'un ou de plusieurs secteurs, en fonction de la taille du disque et du type de système de fichier (FAT, NTFS, e3fs, …).
4. Le Compteur Ordinal (CO) est un registre de l'UC qui pointe sur la prochaine instruction à exécuter. Le Registre Instruction (RI) contient l'instruction en cours d'exécution. Le premier est un registre adresse alors que le second contient une instruction.

1. Représentation des données

1. Tableau des additions (6 points/ -0.5 par faute)

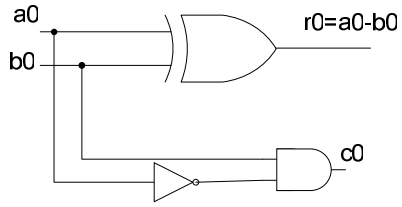
Binaire (RBNS)	Octal	Hexadécimal	Décimal
0111 1011+0000 1001= 1000 0100	173+11=204	7B+09=84	123+9=132
0001 1101+0010 1011 =0100 1000	35+53=110	1D+2B=48	29+43=72
1010 1110+0011 0100 =1110 0010	256+64=342	0AE+34=E2	174+52=226
1000 0111+0011 0001 =1011 1000	207+61=270	87+31=B8	135+49=184

2. Couche logique

1. Table de vérité (2 points)

a0	b0	r0	c0
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

2. Schéma logique de la soustraction (2 points)



3. Table de vérité (2 points)

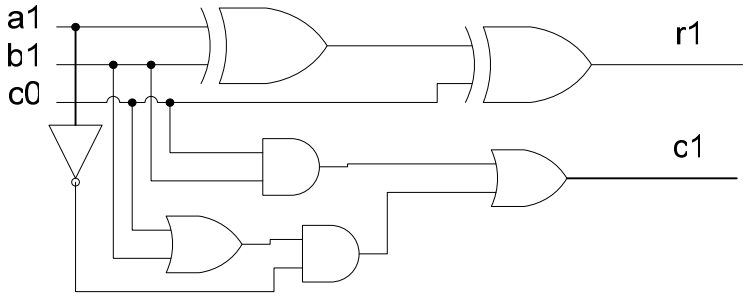
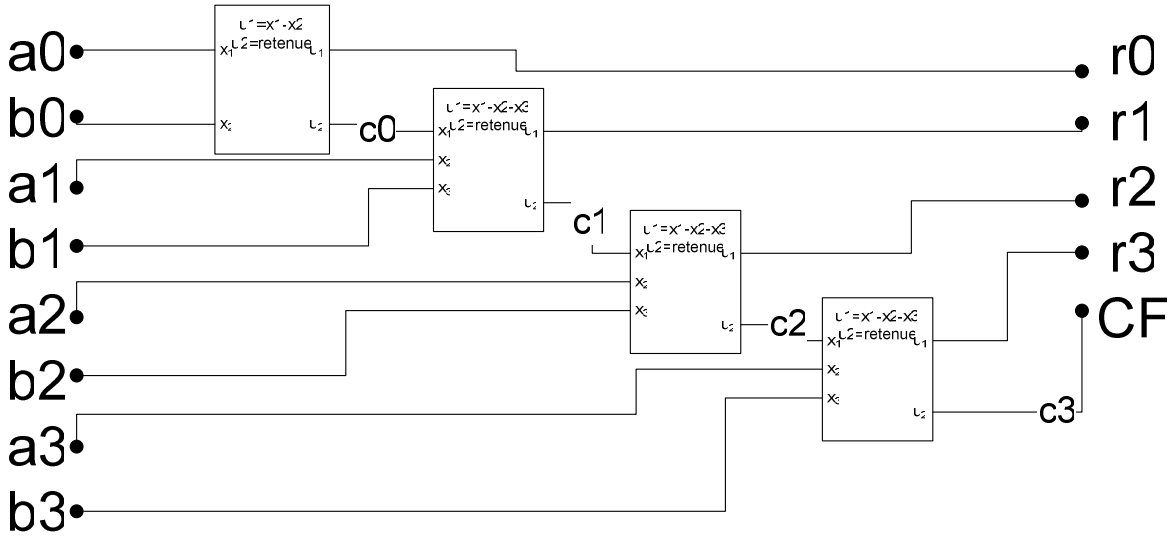
a1	b1	c0	r1	c1
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

4. Tableau de Karnaugh de c1 (1 point)

c0\ a1, b1	00	01	11	10
0	0	1	0	0
1	1	1	1	0

$$c1 = \overline{a}1b1 + \overline{a}1c0 + b1c0 = \overline{a}1(b1 + c0) + b1c0$$

5. Schéma logique (2 points)



6. Schéma logique (1 point)