

ECOLE POLYTECHNIQUE UNIVERSITAIRE DE MONTPELLIER

Document pédagogique

Département Electronique, Robotique & Informatique Industrielle 3^{ème} Année

ANNEE 2010-2011

Initiation aux Circuits Intégrés Analogiques CMOS

Support de cours et textes de TD

Pascal Nouet, nouet@lirmm.fr

http://www.lirmm.fr/~nouet/homepage/lecture_ressources.html

Contexte

- PCB = carte électronique, circuit imprimé
 - Assemblage de composants individuels (fabriqués, triés, testés)
 - R, L, C, Transistors Bipolaires, Circuits Intégrés Standards, Circuits Intégrés Spécifiques
 - On peut réparer une carte (pas toujours vrai)
 - On utilise majoritairement des transistors bipolaires
- ASIC = Application Specific Integrated Circuits
- SOC = System On Chip
 - Assemblage et fabrication des composants en même temps
 - Transistors MOS complémentaires → CMOS
 - Quelques R et C - des blocs entiers réutilisés (hiérarchie)
 - Coûts récurrents énormes → Grands volumes, grand nombre de fonction
 - On ne peut pas réparer un Circuit Intégré !!! (presque vrai)
 - La conception doit-être robuste aux impondérables inévitables

Objectifs du cours

- Comprendre les bases indispensables pour la conception de circuits intégrés analogiques
 - Les transistors MOS N et P en régime de saturation
 - La polarisation et le dimensionnement
 - Le comportement petit-signal
 - Les structures élémentaires
 - Miroirs et sources de courant
 - Amplificateurs et charges actives
 - Montages en cascade ou cascode
- Evaluation des connaissances
 - Dimensionner et polariser une petite structure par rapport à un cahier des charges
 - Déterminer ses performances à l'aide d'une étude petit-signal

Polytech Montpellier
Département Electronique, Robotique & Informatique Industrielle
3^{ème} Année

Initiation aux Circuits Intégrés Analogiques CMOS
 Chapitre I - Le transistor MOS : un générateur de courant contrôlé en tension
 Pascal Nouet - 2010/2011
 nouet@lirmm.fr

Plan du chapitre

- Rappels de physique du composant
 - Régimes de conduction pour l'analogique
 - Symboles et représentations
 - Modèles en grand signal
- Etages de polarisation élémentaires
- Modèles petit-signal
- Sensibilité à V_{dd} des structures de polarisation

Le transistor MOS : Condition de conduction

- MOST à canal N
 - $V_g = 0$
 - Schéma: Drain (P+), Grille (N+), Source (N+), Substrat (P)
- MOST à canal P
 - $V_g < V_{dd} + V_{tp}$
 - Schéma: Drain (N+), Grille (P+), Source (P+), Puits N, Substrat (P)

Substrat P $V_{tp} < 0$

Je me souviens :

- Condition de conduction du MOS : $|V_{gs}| > |V_t|$
- V_{tn} et V_{tp} sont différents

Le transistor MOS : Condition de saturation

- MOST à canal N
 - $V_{ds} > V_{gs} - V_{tn}$
 - $V_g > V_m > 0$
 - Schéma: Drain (P+), Grille (N+), Source (N+), Puits N, Substrat (P)
- MOST à canal P
 - $V_d < V_{dd} + V_{gs} - V_{tp}$
 - $V_g < V_{dd} + V_{tp}$
 - Schéma: Drain (N+), Grille (P+), Source (P+), Puits N, Substrat (P)

Substrat P $V_{ch} = -V_{eff} = V_{gs} - V_{tp}$

Je me souviens :

- Tension effective de grille : $V_{eff} = V_{gs} - V_m = |V_{gs}| - |V_{tp}|$
- Tension de saturation du MOS : $|V_{ds}| > V_{eff}$

Symbole

- Le transistor MOS à canal N
- Le transistor MOS à canal P

Je me souviens :

- Il existe d'autres symboles tout aussi autorisés
- Le drain et la source sont définis par la polarisation et donc le sens de conduction peut s'inverser
- Le transistor MOS a quatre terminaisons électriques

Modèle simple du transistor MOS en régime de saturation

- Le transistor MOS à canal N
- Le transistor MOS à canal P

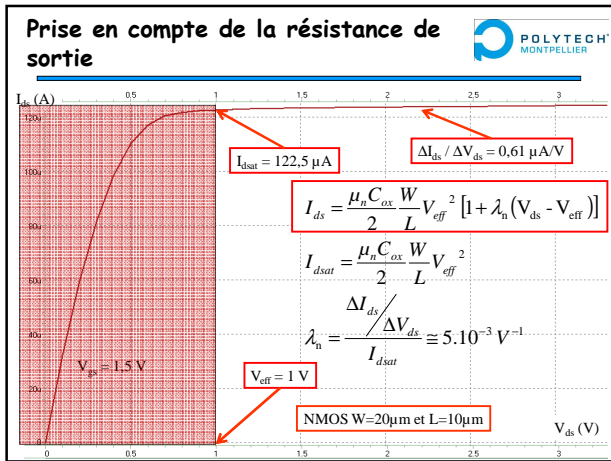
- Conduction si $|V_{gs}| > |V_t|$
- Saturation si $|V_{ds}| > V_{eff}$

$$I_{dsat} = \frac{\mu C_{ox} W}{2L} V_{eff}^2 \text{ avec } V_{eff} = |V_{gs}| - |V_t|$$

!!! $V_{eff} < |V_{gs}|$!!!

Je me souviens :

- La valeur du générateur de courant
- Le générateur de courant n'est pas idéal
- μ_n et μ_p sont différents



- ### Plan du chapitre
- Rappels de physique du composant
 - Etages de polarisation élémentaires
 - Polarisation par résistance
 - Polarisation en courant
 - Structures auto-polarisées
 - Modèles petit-signal
 - Sensibilité à V_{dd} des structures de polarisation

Polarisation du transistor MOS en régime de saturation

- Polarisation par tension de grille et résistance

$V_G \Rightarrow V_{eff}$

choix $I_{dsat} \Rightarrow \frac{W}{L}$

$R_p I_{dsat} \Rightarrow V_{ds} (> V_{eff})$

$\Rightarrow V_D$

choix de V_{eff} et de I_{dsat}

$\Rightarrow \frac{W}{L} \Rightarrow V_S$

$\Rightarrow R_p I_{dsat}$ et V_{ds}

Polarisation du transistor MOS en régime de saturation

- Polarisation par source de courant et tension de grille

I_p, V_G (choix de V_{eff})

$\Rightarrow V_S; \frac{W}{L}$

$V_G \Rightarrow V_{eff}$

$I_p; V_{eff} \Rightarrow \frac{W}{L}$

$\Rightarrow V_{dsmin}$

Polarisation du transistor MOS en régime de saturation

Auto-polarisation

Choix de V_{eff} et $I_{dsat} \Rightarrow \frac{W}{L}, R$

Je n'oublie pas :

- $V_{eff}, W/L$ et I_{dsat} sont liés entre eux
- De vérifier la cohérence finale ($V_{ds} > V_{eff}$)
- Les potentiels des nœuds internes sont compris entre le potentiel le plus haut et le potentiel le plus bas

Plan du chapitre

- Rappels de physique du composant
- Étages de polarisation élémentaires
- Modèles petit-signal
 - NMOS en régime statique
 - PMOS en régime statique
 - Cas particulier du transistor auto-polarisé
- Sensibilité à V_{dd} des structures de polarisation

Modèle petit-signal du transistor MOS en régime de saturation

Transistor à canal N

$$I_{ds} = \frac{\mu_n C_{ox}}{2} \frac{W}{L} V_{eff}^2 [1 + \lambda_n (V_{ds} - V_{eff})]$$

- Effet d'une petite variation de V_{gs}
- Effet d'une petite variation de V_{ds}

Modèle petit-signal du transistor MOS en régime de saturation

Transistor à canal P

$$I_{ds} = \frac{\mu_p C_{ox}}{2} \frac{W}{L} V_{eff}^2 [1 + \lambda_p (|V_{ds}| - V_{eff})]$$

- Effet d'une petite variation de V_{gs}
- Effet d'une petite variation de V_{ds}

V_{gs} est une valeur signée !!!

Modèle petit-signal du transistor MOS en régime de saturation

Cas particulier : transistor auto-polarisé

MOS en régime de saturation : aide-mémoire

Modèle fort-signal

$$I_{ds} = \frac{\mu C_{ox}}{2} \frac{W}{L} V_{eff}^2 [1 + \lambda (|V_{ds}| - V_{eff})]$$

avec $V_{eff} = |V_{gs}| - |V_t|$

Modèle petit-signal

$$g_m = \mu C_{ox} \frac{W}{L} V_{eff} = \frac{2 I_{dsat}}{V_{eff}}$$

$$r_{ds} = \frac{1}{\lambda \cdot I_{dsat}}$$

Plan du chapitre

- Rappels de physique du composant
- Étages de polarisation élémentaires
- Modèles petit-signal
- Sensibilité à V_{dd} des structures auto-polarisées
 - à base de transistor
 - Polarisation par résistance
 - Polarisation par source de courant

Stabilité des structures d'auto-polarisation

$\mu_n \cdot C_{ox} = 100 \mu A/V^2; \mu_p \cdot C_{ox} = 40 \mu A/V^2; V_m = 0,7V; V_{tp} = -0,8V$

$I_{pp} = \frac{\mu_p C_{ox}}{2} \frac{W}{L} (V_{dd} - V_{out} - |V_{tp}|)^2$ $I_{pn} = \frac{\mu_n C_{ox}}{2} \frac{W}{L} (V_{out} - V_m)^2$

$\frac{\partial I_p}{\partial V_{dd}} = ?$

$\frac{\partial V_{out}}{\partial V_{dd}} = ?$

$I_p = 100 \mu A; V_{out} = 2,5V; V_{dd} = 5V$

Stabilité des structures d'auto-polarisation

$V_{dd} - V_{out} = R_p \cdot I_p$ $V_{out}; I_p \Rightarrow R_p; V_{eff}; \frac{W}{L}$

$I_p = \frac{\mu_n C_{ox}}{2} \frac{W}{L} V_{eff}^2$ $I_p = \frac{\mu_n C_{ox}}{2} \frac{W}{L} (V_{dd} - R_p I_p - V_t)^2$

$\frac{\partial I_p}{\partial V_{dd}} = ?$

$\frac{\partial V_{out}}{\partial V_{dd}} = ?$

$I_p = 100 \mu A; V_{out} = 2,5V; V_{dd} = 5V$

Stabilité des structures d'auto-polarisation

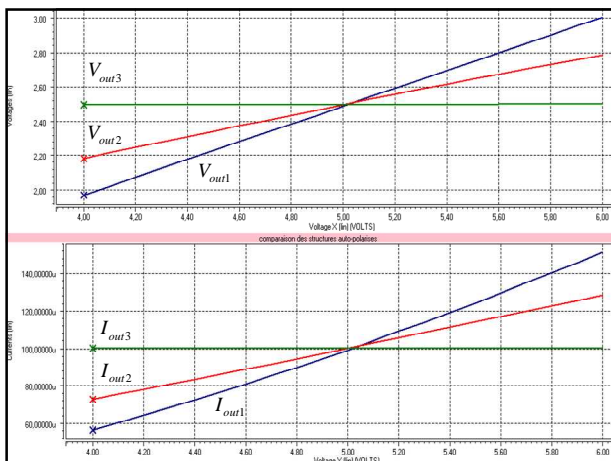
$I_{ds} = \frac{\mu_n C_{ox}}{2} \frac{W}{L} (V_{out} - V_t)^2$ $V_{out}; I_{ds} \Rightarrow \frac{W}{L}$ $\frac{\partial I_{ds}}{\partial V_{dd}} = ?$

$I_{ds} = I_p + \frac{V_{dd} - V_{out}}{R_s}$

$\frac{\partial I_{ds}}{\partial V_{dd}} = ?$

$\frac{\partial V_{out}}{\partial V_{dd}} = ?$

$I_p = 100 \mu A; V_{out} = 2,5V; V_{dd} = 5V$





Conclusion

- Le transistor MOS utilisé en Analogique
 - Régime de fonctionnement saturé $I_{dsat} = f(V_{gs})$
 - Amplificateur de transconductance
 - Convertisseur tension-courant
 - Résistance de sortie $I_{ds} = I_{dsat} \cdot f(V_{ds})$
- Modèle petit-signal du MOS
 - Source de courant : $i_{ds} = g_m \cdot v_{gs}$
 - Résistance de sortie : $g_{ds} = \lambda \cdot I_{dsat}$
- Stabilité des points de polarisation
 - Bonne lors d'une polarisation en courant
- Etude des sources de courant CMOS

Polytech'Montpellier
Département Electronique, Robotique & Informatique Industrielle
3^{ème} Année


Initiation aux Circuits Intégrés Analogiques CMOS
 Chapitre II - Les sources de courant
 Pascal Nouet - 2010/2011
 nouet@lirmm.fr






Introduction

- Qu'est-ce qu'une bonne source de courant ?
- Un générateur délivrant un courant constant quelque soit :
 - La tension à ses bornes,
 - Résistance de sortie élevée
 - Dynamique de sortie élevée
 - La tension d'alimentation,
 - La température, ...
- Source de courant & CIA
 - Elément de base à tout montage
 - Un étage de **référence** auto-polarisé et une ou plusieurs sorties obtenues par miroir de courant

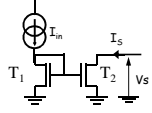


II - Les sources de courant


- Les miroirs de courant élémentaires
 - Miroir de courant simple
 - Miroir de courant à source dégénérée
 - Miroir de courant cascode
 - Miroir de courant Wilson
 - Autres miroirs de courant élémentaires
- Les sources de courant élémentaires
- Un aperçu des sources de courant avancées



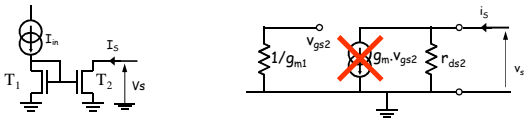
Miroir de courant simple



- Polarisation en fort signal → calcul de W/L
 - T₂ doit agir en source de courant
 - Forte résistance de sortie - régime saturé
 - Plage de fonctionnement : $V_{ds} \geq X \Rightarrow V_{eff} \leq X$
 - T₁ est saturé ($V_{gs} = V_{ds}$)
 - Courant de saturation : $I_{dsat} = \frac{\mu_n C_{ox} W}{2 L} V_{eff}^2 = I_{in}$
 - Technologie utilisée $\frac{W}{L} \geq \frac{2 I_{in}}{\mu_n C_{ox} X^2}$




Miroir de courant simple

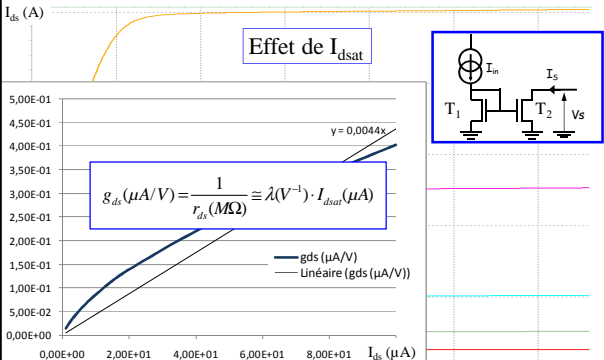


- Dynamique de sortie (W/L fixé)

$$V_{dsat} = V_{eff} = \sqrt{\frac{2 I_{in}}{\mu_n C_{ox} W/L}} \Rightarrow I_s = I_{in} = I_{dsat} = \frac{\mu_n C_{ox} W}{2 L} V_{eff}^2 \text{ si } V_s > V_{dsat}$$
- Analyse petit-signal
 - Effet d'une variation de tension de sortie
$$\frac{v_s}{i_s} = r_{ds2} = \frac{1}{\lambda I_{dsat}}$$



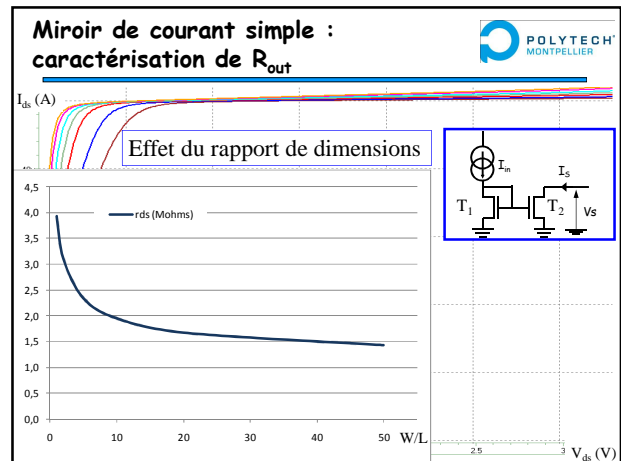
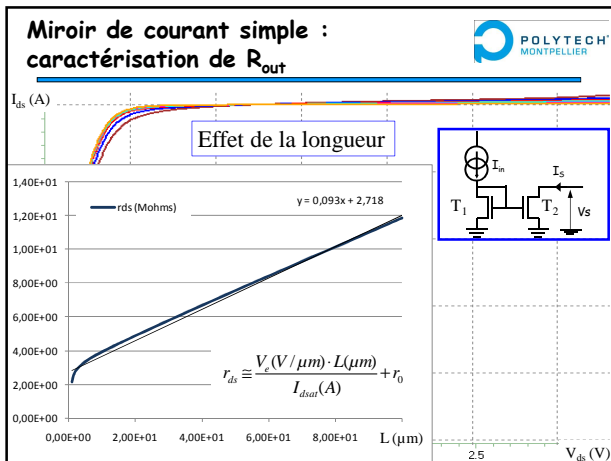
Miroir de courant simple : caractérisation de R_{out}



Effet de I_{dsat}

$$g_{ds} (\mu A/V) = \frac{1}{r_{ds} (M\Omega)} \cong \lambda (V^{-1}) \cdot I_{dsat} (\mu A)$$

— gds (μA/V)
 — Linéaire (gds (μA/V))



Résistance de sortie du miroir de courant

- Influence de I_{dsat}
 - La résistance de sortie est divisée par 2 lorsque le courant double
- Influence des dimensions
 - La résistance de sortie est multipliée par 2 lorsque la longueur du transistor double (à W/L constant)
- Modèles « concepteur » utilisés
 - Travail à longueur constante

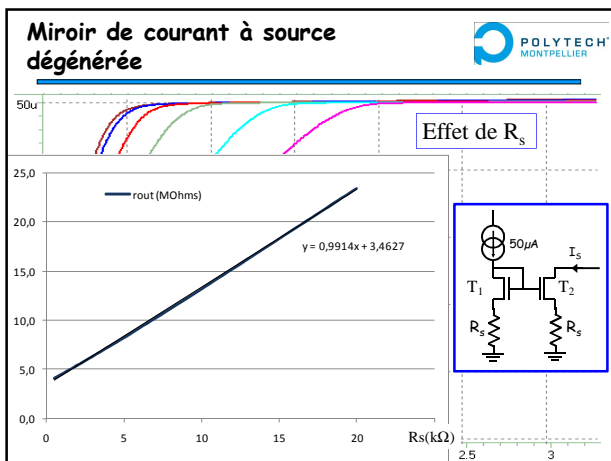
$$\frac{i_s}{V_s} = \frac{1}{r_{ds}} = \frac{\partial I_{ds}}{\partial V_{ds}} \cong \lambda(V^{-1}) \cdot I_{dsat}(A)$$
 - Cas général $\rightarrow r_{ds} \propto L$

$$r_{ds} \cong \frac{V_c(V/\mu m) \cdot L(\mu m)}{I_{dsat}(A)} + r_0$$

Miroir de courant à source dégénérée

- T_2 doit être saturé

$$I_{dsat} = \frac{\mu_n C_{ox} W}{2 L} V_{eff}^2 = I_{in} \quad V_s > R_s I_{in} + V_{eff} \quad \frac{V_s}{i_s} \cong r_{ds2}(1 + g_{m2} R_s)$$
- Effet du 2nd ordre (substrat) $\rightarrow \frac{V_s}{i_s} \cong r_{ds2}[1 + (g_{m2} + g_s) R_s]$

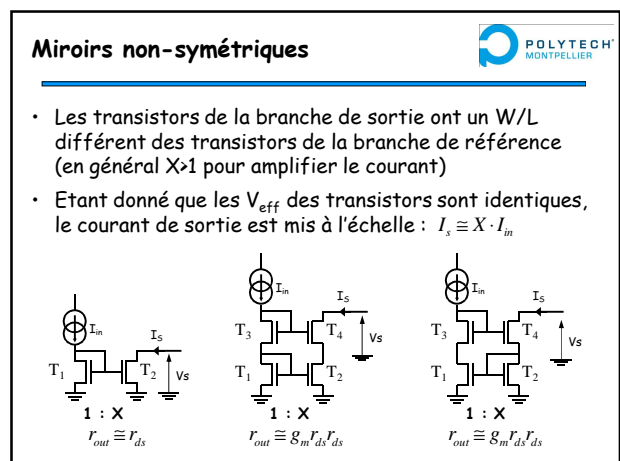
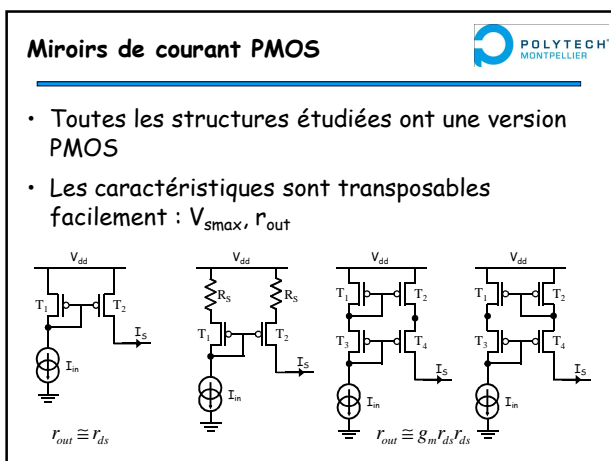
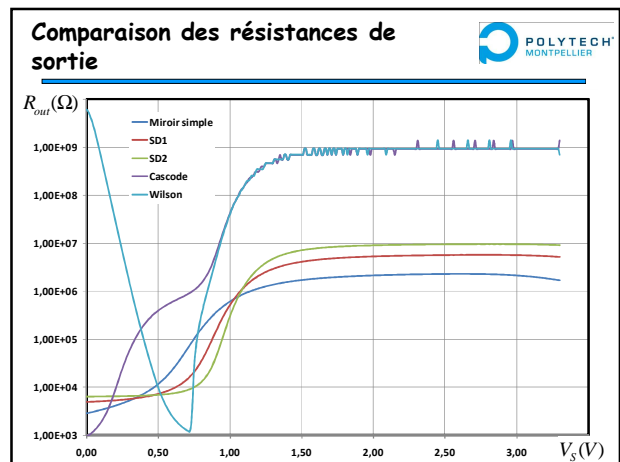
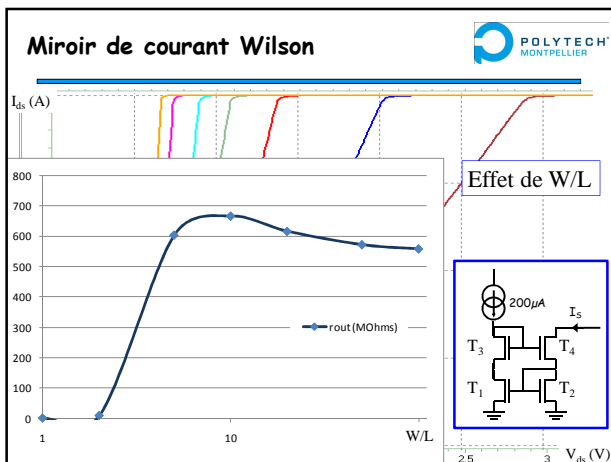
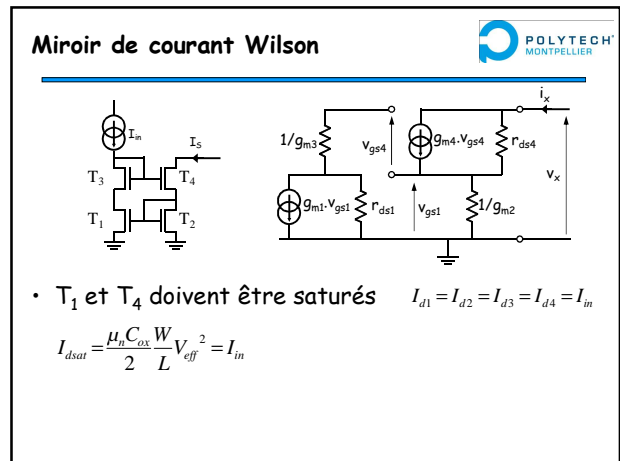
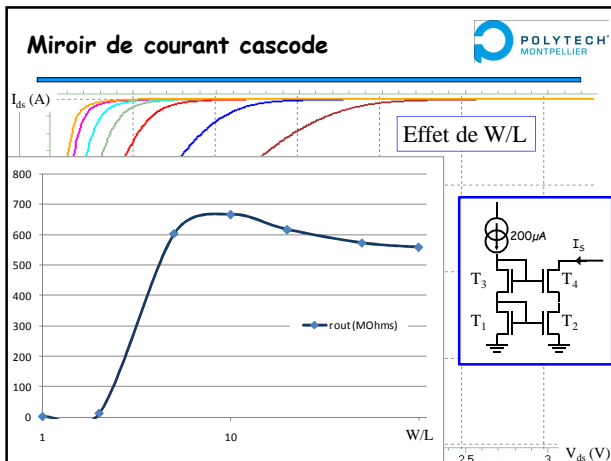


Miroir de courant cascode

- T_2 et T_4 doivent être saturés

$$I_{d1} = I_{d2} = I_{d3} = I_{d4} = I_{in}$$

$$I_{dsat} = \frac{\mu_n C_{ox} W}{2 L} V_{eff}^2 = I_{in}$$



Miroirs à plusieurs sorties

- On peut créer autant de sorties que nécessaire à partir d'une seule branche de référence.
- Les sorties peuvent fournir des courants différents
- Les résistances de sortie peuvent-être différentes

II - Les sources de courant

- Les miroirs de courant élémentaires
- Les sources de courant élémentaires
 - Polarisation par résistance
 - Polarisation par transistor
 - Sensibilité à V_{dd}
 - Sensibilité à la T°
 - Sources avec sortie à V_{dd}
- Un aperçu des sources de courant avancées

Source de courant idéale vs. réelle

Polarisation par résistance

- Source de courant NMOS

- Dynamique de sortie $\rightarrow V_{eff}$
- Courant de sortie (I_{out}) $\rightarrow W/L$ de T_2 (T_4)
- $X \rightarrow$ Courant de référence (I_{in}) $\rightarrow W/L$ de T_1 (T_3), R_p

Polarisation par transistor

- Source de courant NMOS

- Dynamique de sortie $\rightarrow V_{eff}$
- Courant de sortie (I_{out}) $\rightarrow W/L$ de T_2 (T_4)
- $X \rightarrow$ Courant de référence (I_{in}) $\rightarrow W/L$ de T_1 (T_3), T_p

Etude de la sensibilité à V_{dd}

Polarisation par résistance

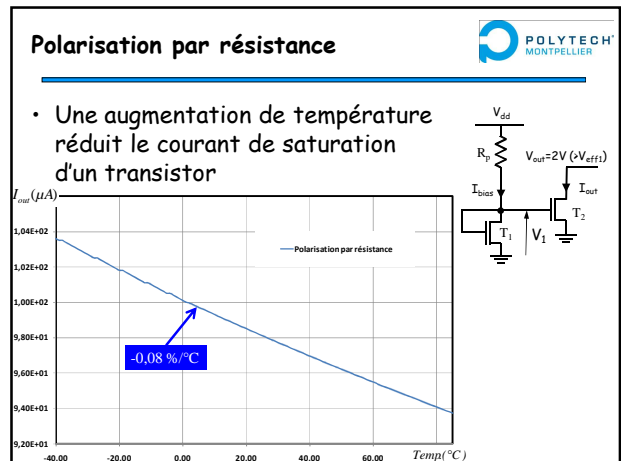
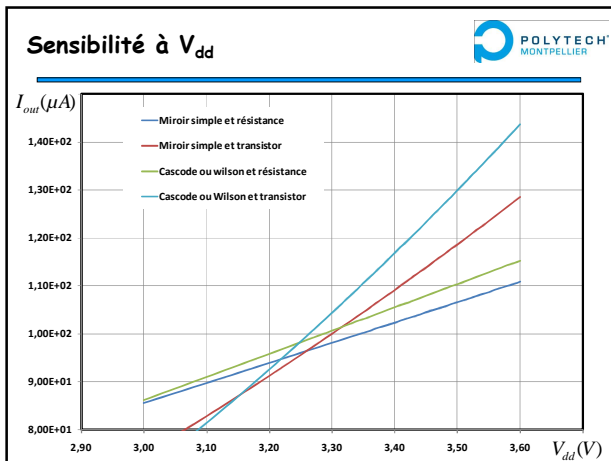
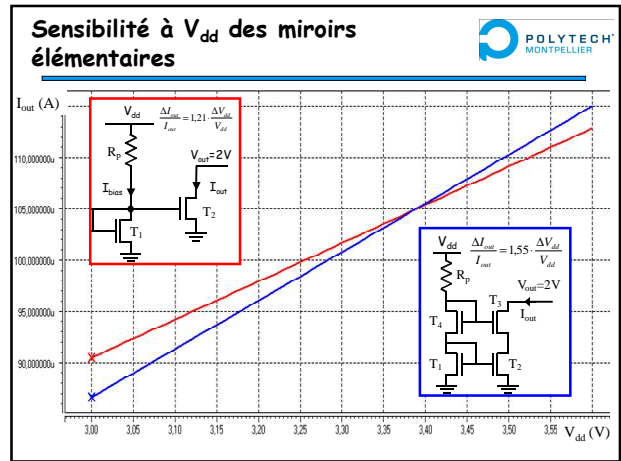
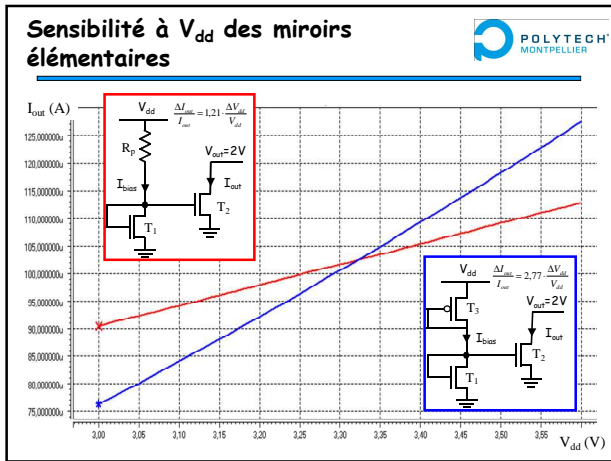
$V_1 = V_{eff1} + V_m$
 $I_{bias} = \frac{\mu_n C_{ox}}{2} \cdot \frac{W}{L} \cdot V_{eff1}^2$
 $R_p = \frac{V_{dd} - V_1}{I_{bias}}$
 $I_{bias} = I_{out} (T_1 = T_2)$

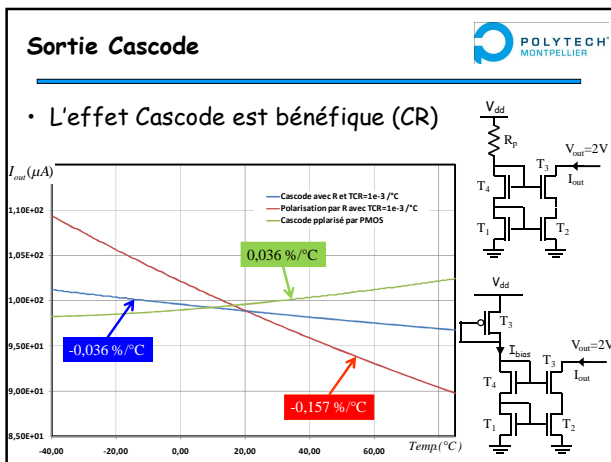
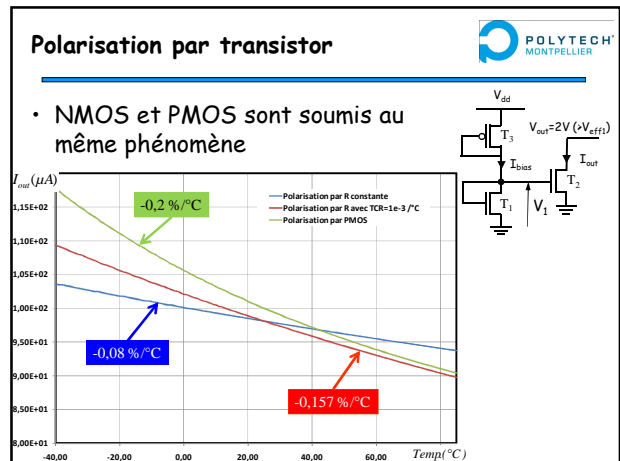
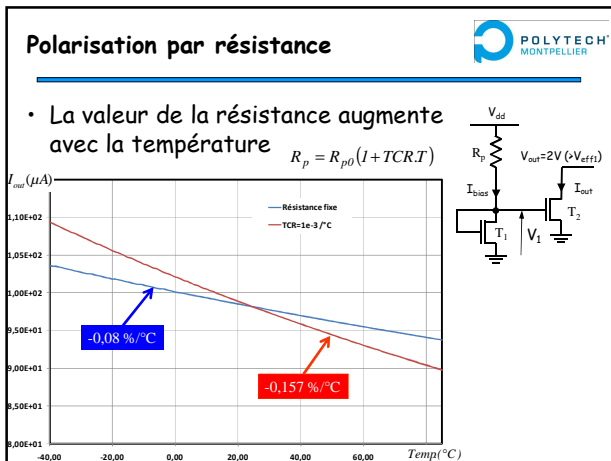
$i_{out} = g_{m2} \cdot v_1 = g_{m2} \frac{V_{dd}}{1 + g_{m1} R_p}$
 $\frac{\Delta I_{out}}{I_{out}} = \frac{i_{out}}{I_{out}} = \frac{g_{m2} V_{dd}}{(1 + g_{m1} R_p) I_{out}} \cdot \frac{\Delta V_{dd}}{V_{dd}}$
 $\frac{\Delta I_{out}}{I_{out}} = \frac{g_{m2} V_{dd}}{(1 + g_{m1} R_p) I_{out}} \cdot \frac{\Delta V_{dd}}{V_{dd}}$

Polarisation par transistor

$V_1 = V_{eff1} + V_m$
 $I_{bias} = \frac{\mu_n C_{ox}}{2} \cdot \frac{W_1}{L_1} \cdot V_{eff1}^2$
 $I_{bias} = \frac{\mu_p C_{ox}}{2} \cdot \frac{W_2}{L_2} \cdot (V_{dd} - V_1 - |V_{tp}|)^2$
 $I_{bias} = I_{out} (T_1 = T_2)$

$i_{out} = i_{bias} = \frac{g_{m1} g_{m3}}{g_{m1} + g_{m3}} V_{dd} ; g_{m1} = \frac{2I_{bias}}{V_{eff1}}$
 $g_{m3} = \frac{2I_{bias}}{V_{eff3}} \Rightarrow \frac{g_{m1} g_{m3}}{g_{m1} + g_{m3}} = \frac{2I_{bias}}{V_{eff1} + V_{eff3}}$
 $\frac{\Delta I_{out}}{I_{out}} = \frac{i_{out}}{I_{out}} = \frac{2 \cdot V_{dd}}{V_{eff1} + V_{eff3}} \cdot \frac{\Delta V_{dd}}{V_{dd}} = \frac{2 \cdot V_{dd}}{V_{eff1} + V_{eff3}} \cdot \frac{\Delta V_{dd}}{V_{dd}}$





- ### II - Les sources de courant
- Les miroirs de courant élémentaires
 - Les sources de courant élémentaires
 - Un aperçu des sources de courant avancées
 - Stabilité aux variations de la tension d'alimentation
 - Stable à V_{dd} et résistance de sortie élevée
 - Augmentation de la dynamique de sortie

Source indépendante de V_{dd}

- Choisir un courant à fournir $\rightarrow I_{bias}$
- Choisir le rapport de dimensions α
 - En général : un carré parfait
- I_{bias} ne dépend pas de V_{dd}
 - Hypothèse : le courant est le même dans les deux branches (T_1, T_2)
 - I_{bias} est fonction de T_4, T_5 et R

$$\frac{W_5}{L_5} = \alpha \cdot \frac{W_4}{L_4}$$

Source indépendante de V_{dd}

- Variantes et améliorations
 - Sortie à V_{dd}
 - Augmentation de la stabilité \rightarrow réduction des V_{ds}
 - Réduction de la consommation \rightarrow miroir non symétrique

$$\frac{W_5}{L_5} = \alpha \cdot \frac{W_4}{L_4}$$

$$\frac{W_2}{L_2} = \alpha \cdot \frac{W_1}{L_1}$$

Source indépendante de V_{dd}

- Stabilité en V_{dd}
→ R , T_4 et T_5 imposent I_{bias} indépendant de V_{dd}
- Gestion de la consommation
→ Miroirs asymétriques
- Adaptation à V_{dd}
→ T_3 et T_6 peuvent être supprimés
- Augmentation de R_{out}
→ sortie Cascode
→ Problème : dynamique de sortie

Augmentation de la dynamique de sortie

- Principe

$$V_{eff} = V_{gs} - V_{th}$$

$$V_{ds1} = V_{gs1} = V_{eff} + V_{th}$$

$$V_{gs3} = V_{ds1} + R \cdot I_{bias} - V_{s3} = V_{eff} + V_{th}$$

$$\Rightarrow V_{ds2} = V_{s3} = R \cdot I_{bias} \geq V_{eff}$$

$$\Rightarrow V_{d3} \geq 2 \cdot V_{eff} \approx 0,4V$$

Compromis entre tension de sortie minimale et résistance de sortie élevée...

Augmentation de la dynamique de sortie

- Mise en œuvre : le miroir de courant cascode à large plage de fonctionnement

$$\frac{W_7}{L_7} = \alpha \cdot \frac{W_6}{L_6} \quad (\alpha > 1)$$

$$V_{eff6} = V_{eff7} + V_R \text{ avec } V_R = R \cdot I_{bias}$$

$$V_{eff6} = \sqrt{\alpha} \cdot V_{eff7}$$

$$\frac{W_1}{L_1} = \frac{W_2}{L_2} = \frac{W_3}{L_3} = 4 \cdot \frac{W_5}{L_5} = 4 \cdot \frac{W_9}{L_9}$$

Augmentation de la dynamique de sortie (variantes)

Caractéristiques des sources de courant

- Bilan


	Sensibilité à V_{dd}	Résistance de sortie	Plage de fonctionnement
Miroir simple	$\pm 25\%$	$625k\Omega$	$> 0,8V$
indépendante de V_{dd}	$\pm 2,3\%$	$500k\Omega$	$> 0,9V$
indépendante de V_{dd} + Cascode	$\pm 0,02\%$	$80M\Omega$	$> 1V$
indépendante de V_{dd} + Cascode large excursion	$\pm 9\%$	$3,54M\Omega$	$> 0,3V$
	$\pm 2,25\%$	$4,88M\Omega$	$> 0,3V$

Fin du 2ème chapitre


- J'ai appris

Polytech/Montpellier
Département Electronique, Robotique & Informatique Industrielle
3^{ème} Année

Initiation aux Circuits Intégrés Analogiques CMOS
 Chapitre III - Etages Amplificateurs CMOS
 Pascal Nouet - 2010/2011
 nouet@lirmm.fr




Amplificateurs CMOS élémentaires

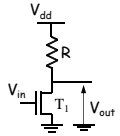


- Amplificateur source commune
 - Polarisation par résistance
 - Polarisation par source de courant
 - Polarisation par miroir de courant
- Amplificateur à drain commun (source suivieuse)
- Amplificateur à grille commune
- Amplificateur différentiel

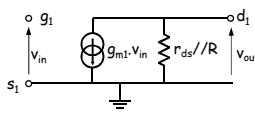
Amplificateur source commune




- Polarisation par résistance
- Dimensionnement
 - $V_{eff} < V_{out} \rightarrow$ On choisit $V_{out} \neq V_{dd}/2$
 - $V_{in}(dc) \rightarrow V_{eff1} \rightarrow W/L$ (choix de I_{bias})
 - \rightarrow calcul de R (choix de V_{out})
- Modèle petit-signal
 - Gain, résistance d'entrée et résistance de sortie



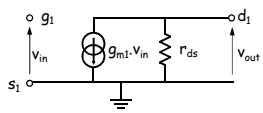
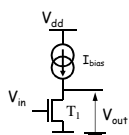
$$V_{in} = V_{dc} + v_{in} \equiv V_{eff} + V_m$$




Amplificateur source commune



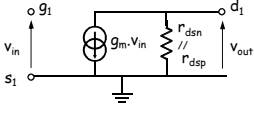
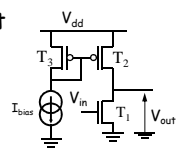
- Polarisation par source de courant idéale
- Polarisation statique
 - $V_{in} > V_{tn}$; $V_{in} - V_{tn} = V_{eff} < V_{out}$; $V_{out} \neq V_{dd}/2$
 - Calcul de W/L
- Modèle petit-signal
 - Gain, résistance d'entrée et résistance de sortie


Amplificateur source commune



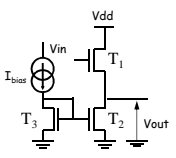
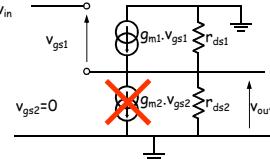
- Polarisation par miroir de courant
- Polarisation statique
 - $V_{in} > V_{tn}$; $V_{in} - V_{tn} = V_{eff} < V_{out}$; $V_{out} \neq V_{dd}/2$
 - Calcul de W/L et de R
- Modèle petit-signal
 - Gain, résistance d'entrée et résistance de sortie

Amplificateur source suivieuse ou drain commun



Le choix judicieux de I_{bias} et des tailles de transistor permet de saturer tous les transistors. On peut alors représenter le schéma petit-signal équivalent.

$$V_{gs1} = V_m - V_{out}$$

$$v_{out} = (r_{ds1} // r_{ds2}) \times g_{m1} \cdot v_{gs1}$$

$$r_{ds1} // r_{ds2} = \frac{1}{\frac{1}{r_{ds1}} + \frac{1}{r_{ds2}}} = \frac{1}{g_{ds1} + g_{ds2}}$$

$$A_v = \frac{v_{out}}{v_{in}} = \frac{g_{m1}}{g_{ds1} + g_{ds2} + g_{m1}}$$

Amplificateur à grille commune

Le choix judicieux de V_{bias} , I_{bias} et des tailles de transistor permet de saturer tous les transistors. On peut alors représenter le schéma petit-signal équivalent.

$$v_{gs1} = -v_{in}$$

$$g_{ds2} \cdot v_{out} + g_{ds1} \cdot (v_{out} - v_{in}) - g_{m1} \cdot v_{in} = 0$$

$$(g_{ds1} + g_{ds2}) \cdot v_{out} = (g_{ds1} + g_{m1}) \cdot v_{in} \quad A_v = \frac{v_{out}}{v_{in}} = \frac{g_{m1} + g_{ds1}}{g_{ds1} + g_{ds2}}$$

Résistance d'entrée ?

$$R_{in} = \frac{r_{ds2}}{A_v} \approx \frac{2}{g_{m1}}$$

Amplificateur différentiel

- Dimensionnement $V_+ = V_- = V_{mc}$
- Choix du courant : I_{bias} → source de courant
- Choix de la charge active → $V_{out} = V_{dd} - (V_{\text{eff}3} + |V_{tp}|)$
- Choix de la paire différentielle → impact sur le gain
- Paire différentielle PMOS ?

Gain en tension (1/2)

Modèle petit-signal

$$I_{d1} = I_{d2} = \frac{I_{\text{bias}}}{2}$$

$$V_+ = V_{mc} + \frac{v_{in}}{2}$$

$$V_- = V_{mc} - \frac{v_{in}}{2}$$

$$v_{in} = V_+ - V_-$$

$$i_{d1} = g_{m1} \cdot v_+ = g_{m1} \cdot \frac{v_{in}}{2}$$

$$i_{d2} = g_{m2} \cdot v_- = -g_{m2} \cdot \frac{v_{in}}{2}$$

$$g_{m1} = g_{m2}$$

Gain en tension (2/2)

Modèle petit-signal
Avec $r_{ds} \rightarrow \infty$

$$i_{d1} = g_{m1} \cdot v_+ = g_{m1} \cdot \frac{v_{in}}{2} = -i_{d2}$$

$$v_{gs4} = \frac{i_{d1}}{g_{m3}} \Rightarrow i_{d4} = g_{m4} \cdot v_{gs4} = \frac{g_{m4}}{g_{m3}} \cdot i_{d1} \approx -i_{d2}$$

$$v_{out} = r_{out} \cdot (i_{d4} - i_{d2}) = g_{m1} \cdot r_{out} \cdot v_{in}$$

Gain en tension : calcul de r_{out}

$r_{out} = r_{ds2} // r_{ds4}$

$$i_x = i_{x1} + i_{x2} + i_{x3} = \frac{v_x}{r_{ds4}} + \frac{v_x}{r_{ds2}}$$

$$v_{gs4} = -\frac{i_{x2}}{g_{m3}} \text{ avec } g_{m3} = g_{m4} \Rightarrow i_{x3} = -g_{m4} \cdot v_{gs4} = i_{x2}$$

$$i_x = i_{x1} + i_{x2} + i_{x3} = \frac{v_x}{r_{ds4}} + 2 \cdot \frac{v_x}{r_{ds1} + r_{ds2} + 1/g_{m3}} \approx \frac{v_x}{r_{ds4}} + \frac{v_x}{r_{ds2}}$$

Gain en tension : influence des dimensions

$$\frac{v_{out}}{v_{in}} = g_{m1} \cdot r_{out} = \frac{g_{m1}}{g_{ds2} + g_{ds4}}$$

$$g_{ds2} = \frac{1}{r_{ds2}} \approx \lambda_n I_{d2} = \lambda_n \frac{I_{\text{bias}}}{2} \quad g_{ds4} = \frac{1}{r_{ds4}} \approx \lambda_p I_{d4} = \lambda_p \frac{I_{\text{bias}}}{2}$$

$$g_{m1,2} = 2 \cdot \frac{I_{d1,2}}{V_{\text{eff}1,2}} = \frac{I_{\text{bias}}}{V_{\text{eff}2}}$$

$$\Rightarrow \frac{v_{out}}{v_{in}} = \frac{g_{m1}}{g_{ds2} + g_{ds4}} = \frac{2}{(\lambda_n + \lambda_p) \cdot V_{\text{eff}2}}$$

$$V_{\text{eff}2} = \sqrt{\frac{2I_{d2}}{\mu_n C_{ox} W_2}} \Rightarrow \frac{v_{out}}{v_{in}} = \frac{\sqrt{2\mu_n C_{ox}}}{(\lambda_n + \lambda_p) \cdot \sqrt{I_{d2}}} \cdot \sqrt{\frac{W_2}{L_2}}$$

Effet sur le S.R. !!!

Travaux Dirigés d'Initiation aux Circuits Intégrés Analogiques

Les caractéristiques suivantes seront utilisées sauf en cas d'indication contraire :

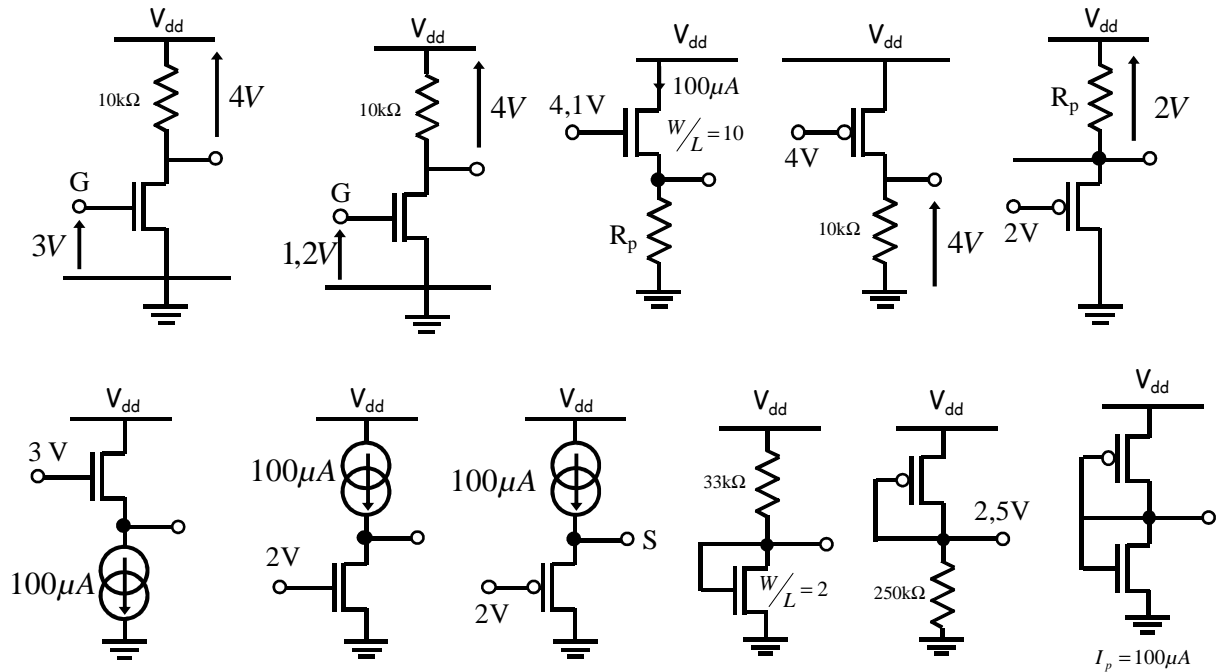
$$\mu_n \cdot C_{ox} = 100 \mu\text{A}/\text{V}^2 ; \mu_p \cdot C_{ox} = 40 \mu\text{A}/\text{V}^2 ; V_{tn} = 0,7 \text{ V} ; V_{tp} = -0,8 \text{ V} ; V_{dd} = 5 \text{ V}$$

I. Polarisation et dimensionnement

a. Exercice n°1

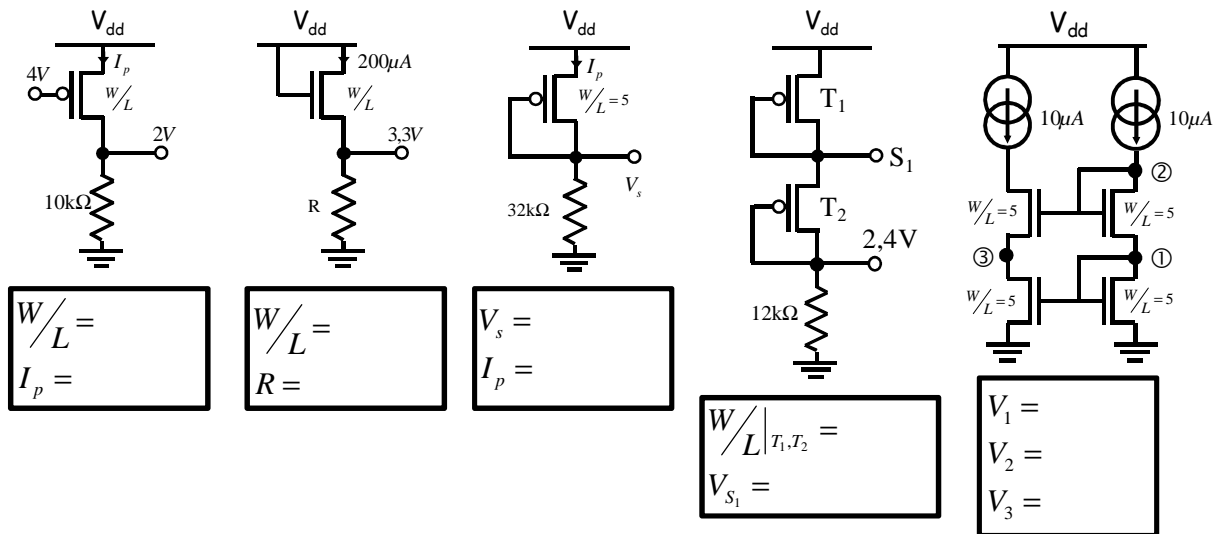
Les schémas ci-dessous sont-ils bien polarisés (transistors saturés) ?

Lorsque c'est le cas, calculer les grandeurs manquantes (tension de sortie, courant de polarisation, rapport W/L des transistors, valeur des résistances...).



b. Exercice n°2

Pour chacun des schémas ci-dessous, calculer les grandeurs demandées. On négligera les effets de la polarisation du substrat et de la résistance de sortie des transistors.

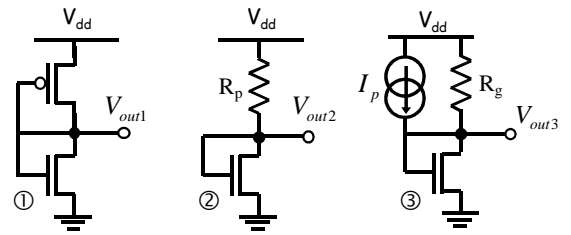


c. Exercice n°3

Dimensionner les trois structures ci-contre de façon à ce que la tension de sortie soit de 1,7V avec une consommation de courant de 10µA. On considèrera $R_g=1M\Omega$.

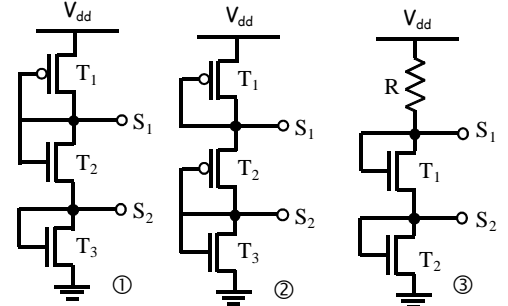
En vous aidant de la représentation petit signal de ces montages, déterminer la sensibilité relative de la tension de sortie et du courant consommé à une variation de tension d'alimentation.

Renouveler cette étude avec un dimensionnement permettant d'obtenir 0,8V en sortie de chacun des montages.



d. Exercice n°4

Pour chacun des trois schémas ci-contre, dimensionner les composants (W/L des transistors et valeur de la résistance) de façon à ce que chacun des montages délivre deux tensions de 1V et 3,2V avec une consommation de 50 µW.



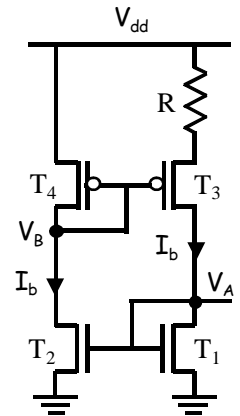
e. Structure auto-polarisée insensible à V_{dd}

Soit le schéma ci-dessous destiné à fournir une tension V_A indépendante de V_{dd} . On considère $\lambda=0$, T_1, T_2 forme un miroir de courant qui impose $I_{ds1}=I_{ds2}$. Sachant que l'on souhaite utiliser un courant de polarisation de 10 µA,

- Calculez le rapport de dimensions de T_4 de façon à avoir $V_B=3,2V$.
- Etablir la relation entre V_{gs4}, V_{gs3} et la chute de tension aux bornes de R. Dans le cas où T_3 a un rapport de dimensions 4 fois plus élevé que T_4 , calculez R.
- Calculez les dimensions de T_1 et T_2 pour que $V_A=0,9V$.
- Que se passe-t-il lorsque la tension d'alimentation diminue ? Quelle est la plus petite valeur de V_{dd} pour laquelle le montage fonctionne encore ? Que valent alors les courants I_1 et I_2 ?
- Calculer la transconductance de chacun des transistors (pour $V_{dd}=5V$)

Pour la suite du problème, on posera $(\frac{w}{L})_3 = K(\frac{w}{L})_4$

- Exprimez V_{eff3} en fonction de I_{ds} et $\beta_3 = \frac{\mu_p C_{ox} W}{2 L} \Big|_{T_3}$
- Faites de même pour V_{eff4} puis démontrez que I_{ds} ne dépend que de β_3, R et K .
- Montrez alors que les transconductances des transistors ne dépendent pas de V_{dd} .
- On considère maintenant $\lambda \neq 0$. En supposant $r_{ds} \gg \frac{1}{g_m}$, faites un schéma petit-signal du montage pour étudier la sensibilité de I_{ds} et de V_A à V_{dd} .



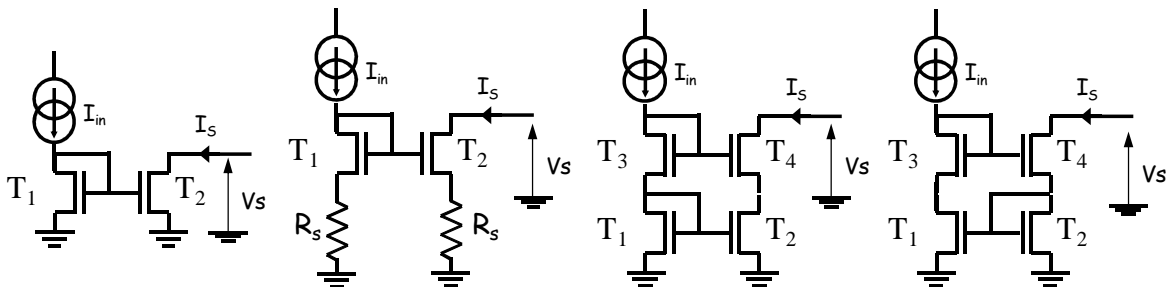
II. Miroirs de courant

a. Exercice n°1

On utilise la technologie suivante : $\mu_n \cdot C_{ox} = 120 \mu A/V^2$; $V_{tn} = 0,5 V$; $\lambda=0,005 V^{-1}$

Pour les applications numériques, on prendra $I_{in}=120\mu A$. Pour chacun des montages ci-dessous :

- En négligeant l'effet de la résistance de sortie de l'étage, déterminer le rapport W/L afin que le courant de sortie soit égal à I_{in} quel que soit V_S compris entre 1V et 3,3V.
- Démontrez à partir d'une analyse petit-signal, l'expression de la résistance de sortie de chacun des montages. Estimer la variation de courant de sortie (I_S) lorsque V_S varie de 1 à 3,3 V.



III. Sources de courant élémentaires

a. Exercice n°1

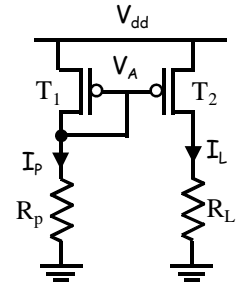
On souhaite utiliser le montage ci-contre de façon à ce que le courant dans la charge R_L soit égal à $100 \mu A$ quelle que soit la valeur de la résistance R_L dans la gamme $[0 ; 30k\Omega]$.

Déterminer la gamme admissible pour la tension V_A . Choisir V_A au centre de celle-ci.

Sachant que l'on souhaite $I_p=10\mu A$, calculez la valeur de R_p et les dimensions des transistors T_1 et T_2 .

Que devient le courant dans la charge si V_{dd} augmente de 10% ?

Sachant que $\lambda_p=0,01 V^{-1}$, tracer la variation du courant dans la charge en fonction de R_L .



b. Exercice n°2

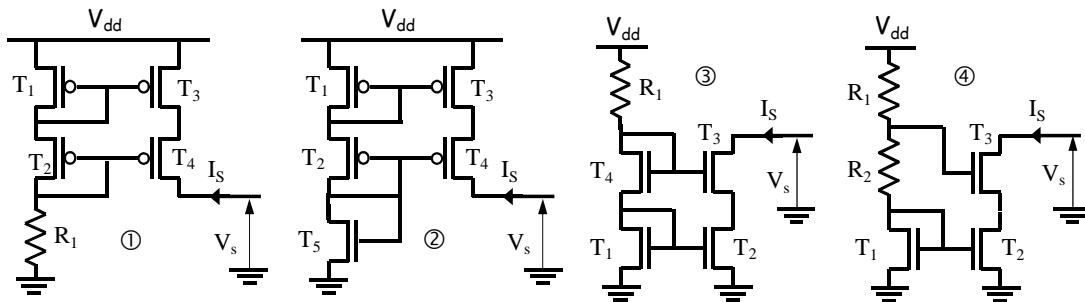
On utilise le schéma n°1 ci-dessous, pour réaliser une source de courant.

1°) Déterminer la tension effective de grille (V_{eff}) et le W/L de chacun des transistors de façon à ce que le miroir de courant délivre $8\mu A$ pour toute valeur de V_s inférieure à 3,9 Volts. Calculez la valeur de la résistance R_1 .

2°) Calculez la résistance de sortie de la source de courant. On négligera l'effet substrat.

3°) Redimensionner la structure pour obtenir un courant de sortie de $100 \mu A$ en changeant le W/L de T_3 et T_4 . Que devient la résistance de sortie de la source de courant ?

4°) Que devient le courant de sortie si V_{dd} augmente de 10% ?



$$\mu_n C_{ox} = 100 \mu A / V^2 ; \mu_p C_{ox} = \frac{\mu_n C_{ox}}{2,5} ; \lambda_n = 0,01 V^{-1} ; r_{dsp} (\Omega) = 3 \cdot 10^4 \cdot \frac{L(\mu m)}{I_{ds}(mA)} ; V_m = |V_{tp}| = 0,7V$$

c. Exercice n°3

On remplace la résistance R_1 par le transistor T_5 (schéma n°2).

1°) Déterminer la tension effective de grille ($V_{eff}=V_{gs}-V_{in}$) nécessaire pour conserver les mêmes conditions de polarisation ($8 \mu A$ dans la branche composée de T_1, T_2 et T_5). En déduire le W/L de T_5 .

2°) Proposer une solution permettant de réduire la surface de la source de courant en remplaçant la résistance R_1 ou le transistor T_5 par deux transistors. Donner le W/L de chacun de ces transistors.

d. Exercice n°4

On utilise le schéma n°3 ci-dessus, pour réaliser un miroir de courant délivrant $100\mu A$ de courant de sortie avec $V_{dd}=5V$.

1°) Déterminer la tension effective de grille ($V_{eff}=V_{gs}-V_{in}$) et le W/L de chacun des transistors de façon à ce que le miroir de courant ait une limite basse de fonctionnement à $V_s=1,1$ Volt. Calculez la valeur de la résistance R_1 .

2°) Calculez la résistance de sortie du miroir de courant. On négligera l'effet substrat.

e. Exercice n°5

On remplace le transistor T_4 par la résistance R_2 afin d'élargir la plage de fonctionnement du miroir de courant en conservant le même courant (schéma n°4).

1°) Déterminer la tension effective de grille ($V_{eff}=V_{gs}-V_{in}$) et le W/L de chacun des transistors de façon à ce que le miroir de courant ait une limite de fonctionnement à $V_s=0,6$ Volt. Calculez la valeur des résistances R_1 et R_2 .

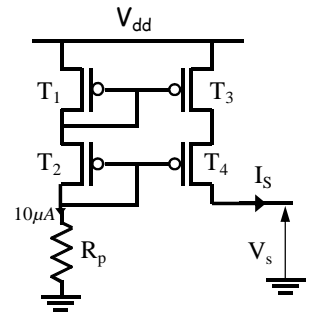
2°) On multiplie le W/L des transistors T_2 et T_3 par 5 en conservant R_1, R_2 et T_1 à l'identique. Calculer le courant de sortie et la résistance de sortie du miroir de courant. Quel est l'intérêt de cette modification ?

f. Exercice n°6

On utilise le schéma ci-contre pour réaliser une source de courant.

1°) Calculer le rapport W/L des transistors T_1 et T_2 de façon à ce que la tension effective des deux transistors soit égale à 0,2 Volt. Calculer la valeur de la résistance R_p .

2°) Calculer les dimensions des transistors T_3 et T_4 de façon à ce que le courant de sortie soit égal à $100\mu A$. Faire le schéma petit-signal de la source de courant correspondant à une variation de la tension de sortie V_s (schéma n°1 au dos). En déduire la résistance de sortie R_{out} de la source de courant. Calculer la gamme de tension de sortie qui permet un fonctionnement correct de la source de courant (T_3 et T_4 saturés).



g. Sensibilité à V_{dd} des sources de courant élémentaires

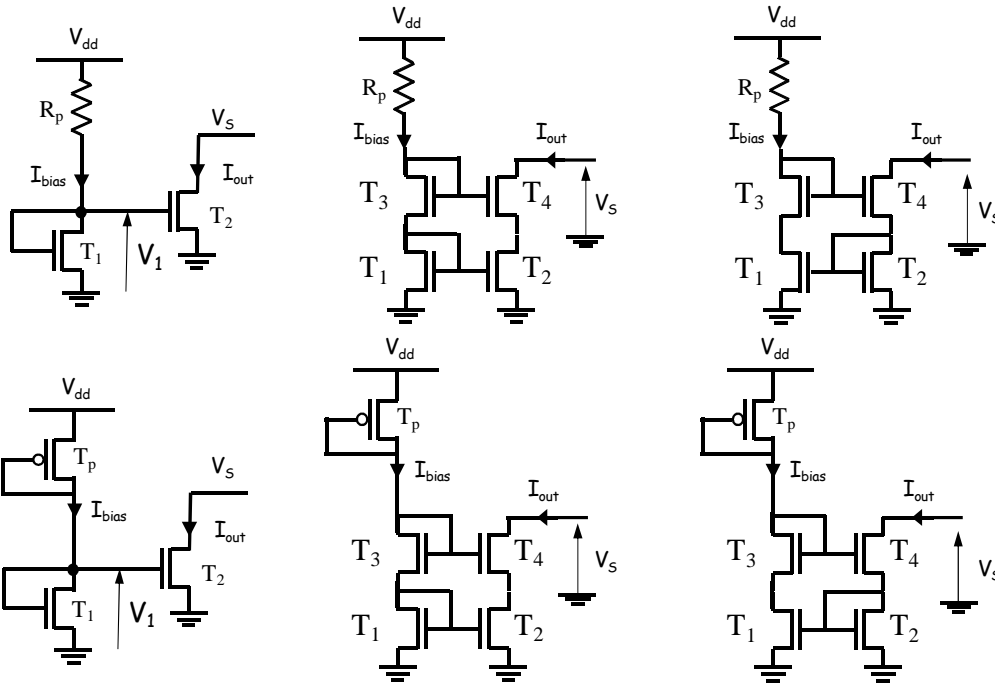
On utilise une technologie ayant les caractéristiques suivantes :

$$\mu_n \cdot C_{ox} = 140 \mu A/V^2 ; V_{tn} = 0,5 V ; \lambda_n = 0,005 V^{-1}$$

$$\mu_p \cdot C_{ox} = 50 \mu A/V^2 ; V_{tp} = -0,7 V ; \lambda_p = 0,003 V^{-1}$$

Pour chaque source de courant composée de transistors identiques :

- En négligeant l'effet de la résistance de sortie de l'étage, calculez les dimensions des composants afin que le courant de sortie soit égal à $100\mu A$ quel que soit V_s compris entre 1V et 3,3V (On prendra $V_{dd}=3,3V$).
- Calculez la résistance de sortie du montage.
- Donnez le schéma petit-signal de chaque montage pour V_s constant et supérieur à 1V dans le cas d'une variation de V_{dd} . En déduire la variation relative du courant de sortie obtenue pour une variation de $\pm 10\%$ de la tension d'alimentation.



IV. Amplificateurs à un transistor

a. Exercice n°1

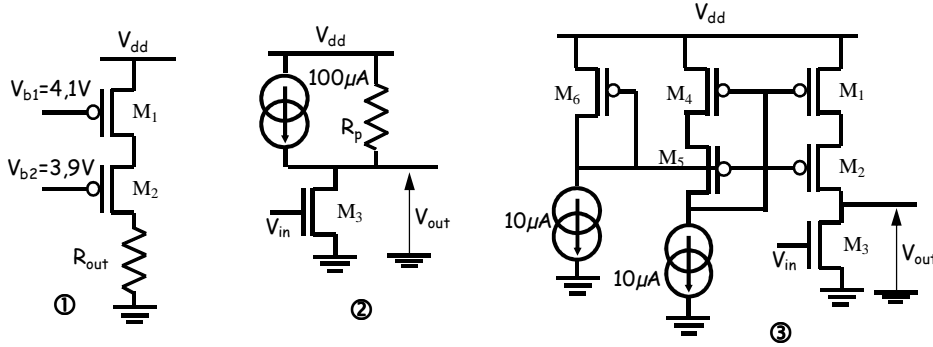
Soit la source de courant à forte résistance de sortie représentée ci-dessous (transistors M_1 et M_2 sur schéma n°1). Sachant que les deux transistors ont les mêmes dimensions (même rapport W/L) et que l'on souhaite un courant de $100\mu A$ dans la résistance de charge, R_{out} , déterminez :

- le rapport W/L des deux transistors,
- la valeur maximale admissible pour la résistance R_{out} ,
- la résistance de sortie de la source de courant.

b. Exercice n°2

Soit l'amplificateur de tension représenté ci-dessous (schéma n°2). Sachant que R_p est grand devant la résistance drain-source du transistor M_3 , calculez :

- le rapport W/L du transistor de façon à ce que sa transconductance soit égale à 1mA/V ,
- faire le schéma petit-signal du montage puis en déduire :
 - la résistance de sortie de l'amplificateur,
 - le gain en tension obtenu pour une petite variation de V_{in} ,
 - la bande passante de l'amplificateur si une charge de 100pF est connectée en sortie de l'amplificateur.



c. Exercice n°3

Soit l'amplificateur de tension représenté ci-dessus (schéma n°3), calculez :

- les dimensions (rapport W/L) de M_4 , M_5 et M_6 permettant d'obtenir les mêmes tensions de grille pour M_1 et M_2 que sur le schéma n°1,
- les dimensions de M_1 et M_2 donnant un courant de saturation de $100\mu\text{A}$ pour M_1 et M_2 ,
- quel est le rôle de M_5 ?
- sachant que $V_{eff3}=0,1\text{V}$, calculez le gain de l'amplificateur

d. Exercice n°4

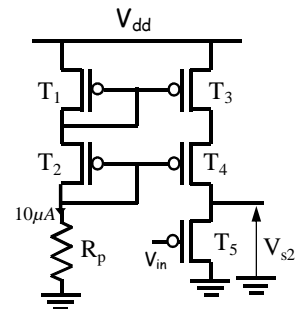
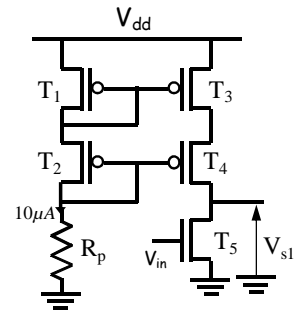
On utilise la source de courant de l'exercice n°1 pour réaliser les deux montages ci-contre.

1°) Pour chacun des montages :

- Calculez le W/L du transistor T_5 , de façon à avoir un V_{eff} de $0,2\text{ Volts}$.
- Tracer l'allure de V_s lorsque V_{in} varie de 0 à 5V .
- Estimez sans calcul la gamme de tension d'entrée acceptable.

2°) Pour chacun des montages, on se place dans le cas où la tension d'entrée est satisfaisante. Dessinez le schéma petit-signal permettant de calculer la variation de V_s induite par une petite variation de V_{in} . En déduire :

- l'expression du rapport V_s/V_{in} pour une petite variation de V_{in}
- la résistance de sortie R_{out} du montage.



V. Problème

La technologie utilisée a les caractéristiques suivantes :

- Tension d'alimentation : $V_{dd} = 3,3\text{V}$
- MOS à canal P : $\mu_p.C_{ox} = 50 \mu\text{A/V}^2$; $V_{tp} = -0,7\text{ V}$; $\lambda_p = 0,0125\text{ V}^{-1}$
- MOS à canal N : $\mu_n.C_{ox} = 125 \mu\text{A/V}^2$; $V_{tn} = 0,5\text{ V}$; $\lambda_n = 0,008\text{ V}^{-1}$

On étudie le schéma ci-contre avec T_2 et T_3 identiques, $V_{in}=0,7\text{V}$, $I_{bias}=50\mu\text{A}$ et $V_{eff3}=0,5\text{V}$. Calculez les dimensions des transistors (W/L). Donnez ensuite au dos de la feuille le schéma petit-signal du montage pour une petite variation de V_{in} . En déduire la résistance de sortie petit-signal du montage et l'expression du gain. Calculez le gain. Donnez la plage de fonctionnement du montage en sortie. En dehors de cette plage, le schéma petit-signal ne sera plus valable. Proposer un montage équivalent à celui-ci où vous remplacerez la source de courant idéale par une source CMOS. Dimensionnez les composants ajoutés et mentionnez les valeurs et dimensions sur le schéma...

