



Réseaux informatiques & Télécoms
DUT 1^{ère} Année
2019-2020

Module M1103

Architecture des équipements informatiques

Petru NOTINGHER
Patrick LAFFORGUE
Yao LIN





0. Organisation du module

Volume horaire et répartition des heures

- 8 séances de cours en amphi x 1 heure
- 6 séances de TD x 1,5 heures (1^{er} TD : le 11/10/2019)
- 4 séances de TP x 2,5 heures (1^{er} TP : le 21/10/2019)

Articulation cours / TD /TP et préparation

- Les TD = applications du cours → la présence en TD suppose avoir appris et compris le cours au préalable
- Vous devez **apporter vos polycopés et notes** de cours à chaque séance de **cours, TD et TP**
- La **préparation des TP** à l'aide des notes de cours, TD, livres est **OBLIGATOIRE**





0. Organisation du module

Evaluation et notation

- 1 note issue d'évaluations lors des séances de TP (compte-rendu, activité) – coeff 1
- 1 contrôle écrit en TP – coeff 1
- 1 contrôle écrit en amphi – coeff 1

Attitude en cours / TD /TP

- L'usage du **téléphone portable** est **strictement interdit** sous peine d'exclusion
→ les **téléphones** doivent être **éteints et rangés**
- Les enseignements commencent **à l'heure** prévue
→ tout retard sera sanctionné
- **L'attitude générale** et la **contribution** en C/TD/TP **auront un impact** sur la note





0. Organisation du module

Contenu du module

- Evolution et structure des ordinateurs
- Composition d'un micro-ordinateur
- Architecture d'un micro-ordinateur
- Codage de l'information
- Mémoires de masse





0. Organisation du module

Comment utiliser ce cours et préparer les TD, TP et DS

- Suivre les explications de l'enseignant en **annotant le polycop** (ne pas se contenter de ce qui est écrit sur le polycop !!!)
- Le polycop comporte des zones vides : des explications et démonstrations supplémentaires seront faites au tableau
→ **prendre des notes**
- **Relire le polycop « à chaud »** pour identifier au plus vite les passages qui posent problème et les éventuelles questions à poser à l'enseignant en TD ou lors de la séance suivante
- **Utiliser des sources complémentaires** pour trouver des informations sur les zones d'ombre (livres !!! → **bibliothèque**)
- **Apprendre le cours** pour fixer les notions **avant le TD !!!**
- Attention : une simple lecture du cours (même plusieurs) ne suffisent pas **pour fixer les notions**. Il faut **reproduire le cours** :
 - oralement pour les choses faciles (définitions...)
 - par écrit pour les expressions, dessins et démonstrations





1. Evolution et structure des ordinateurs

Les 5 générations d'ordinateurs

- 1^{er} ordinateur moderne : 1946 - ENIAC
- Depuis 1946 : **5 grandes générations d'ordinateurs**
 - Chacune se distingue par une technologie de base
 - Chacune a amélioré significativement la puissance de calcul tout en diminuant les coûts

Génération	Date	Techno	~ Nb. opérations/s
1	1946-1957	Tubes à vide	40 000
2	1958-1964	Transistors	200 000
3	1965-1971	CI : <i>SSI/MSI</i>	1 000 000
4	1972-1977	CI : <i>LSI</i>	10 000 000
5	Depuis 1978	CI : <i>VLSI</i>	> 100 000 000





1. Evolution et structure des ordinateurs

Le 1^{er} ordinateur moderne

L'**ENIAC** (mise en service : 15 février 1946)

- Machine universelle, programmable, numérique, entièrement **électronique**
- Basée sur le **système décimal**
- 18000 tubes à vide, 30 t, 72 m², 160 kW
- **Fréquence : 100 kHz**
- **100 000 +/s, ou 357 ×/s, ou 38 ÷/s**
- **20 calculateurs à 5000 +/s en ||**
- **1000 instructions/s**
- Prix : 500 000 \$ de l'époque
(10 millions de \$ d'aujourd'hui)
- Pouvait fonctionner sans panne...
pendant plusieurs heures
- **Premier « bug » de l'histoire :
un vrai insecte grillé sur un tube à vide...**



1. Evolution et structure des ordinateurs

Les 5 générations d'ordinateurs

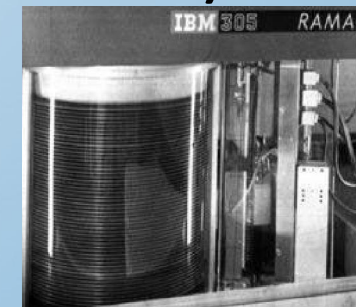
• 1^{ère} Génération d'ordinateurs (1946-1958)

- ordinateurs spécialisés, peu d'exemplaires
- machines volumineuses et peu fiables
- technologie à lampes
- mémoires jusqu'à 2000 bits, 10^4 éléments logiques

• 1956 : 1^{er} système à disque dur (IBM RAMAC 305)



- 50 disques de 24" en métal, 100 pistes/face
- 5 Mo au total
- Poids : 1 tonne (~ 2 gros réfrigérateurs)
- Coût : \$ 50 000



- Apparition du **FORTRAN** (**FOR**mula **TRAN**slation)
= 1^{er} langage de programmation évolué
→ **COMPILATEUR**



1. Evolution et structure des ordinateurs

Les 5 générations d'ordinateurs

- **2^{ème} Génération d'ordinateurs (1958-1963)**
 - **usage général**, machines fiables
 - ordinateurs à **transistors**
 - mémoires jusqu'à 32 ko, 10^5 éléments logiques
 - utilisation de langages évolués (FORTRAN, COBOL, LISP...)

- **1961 : 1^{er} ordinateur interactif (DEC PDP-1)**
 - lance le concept de **mini-ordinateur**
 - Fréquence 0,2 MHz
 - Mémoire : 4096 Mots de 18 bits
 - 100 000 opérations/s
 - Prix : \$ 120 000
 - **1^{er} jeu vidéo (« SpaceWar »)**,
programmé sur un PDP-1 par des étudiants du MIT





1. Evolution et structure des ordinateurs

Les 5 générations d'ordinateurs

- **3^{ème} Génération d'ordinateurs (1964-1971)**
 - ordinateurs à **circuits intégrés** (SSI / MSI)
 - mémoires jusqu'à 2 Mo, 10^6 éléments logiques
 - avènement du **système d'exploitation** complexe (UNIX...)
 - apparition de nombreux **langages évolués** (C, Pascal, Basic...)
 - apparition des architectures de type **CISC**
- **1968 : DEC PDP-8**
 - machine peu encombrante, dédiée aux labos
 - $f = 1$ MHz, mémoire : 4096 Mots de 12 bits, 100 000 opérations/s
- **1969 : Apparition du système UNIX**
- **1972 : Apparition du langage C**

Les deux inventés par

Dennis Ritchie ('41-'11) et **Ken Thompson** (Bell Labs - **AT&T**)

M1103 2019-2020

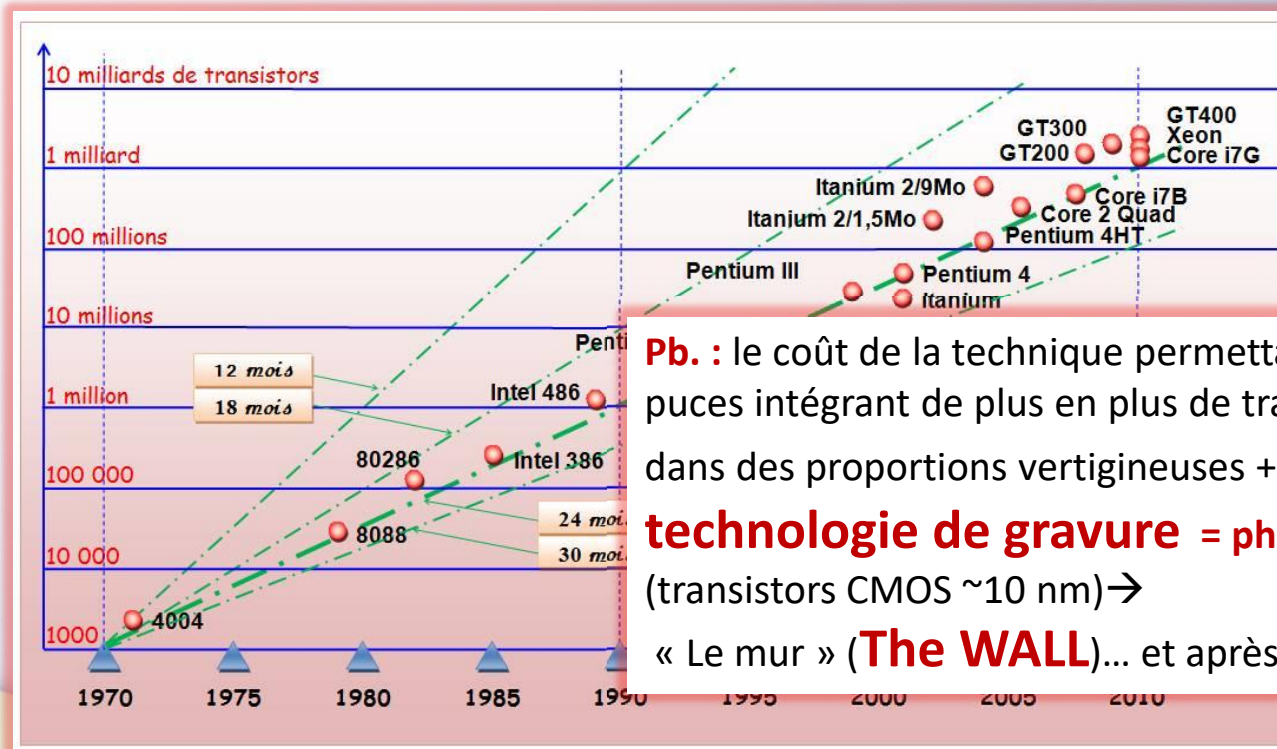


10

1. Evolution et structure des ordinateurs

Les 5 générations d'ordinateurs

- **1965 : Loi de Moore** (Gordon Moore, fondateur d'Intel)
« *La densité de transistors sur un circuit intégré double tous les 18 à 24 mois* »



Pb. : le coût de la technique permettant la réalisation de puces intégrant de plus en plus de transistors augmente dans des proportions vertigineuses + **limite de la technologie de gravure** = photolithographie (transistors CMOS ~10 nm) → « Le mur » (**The WALL**)... et après ?



1. Evolution et structure des ordinateurs

Les 5 générations d'ordinateurs

- **4^{ème} Génération d'ordinateurs (1971-1977)**
 - ordinateurs à circuits intégrés (LSI) : à **microprocesseurs**
 - dimensions de plus en plus réduites
 - avènement de réseaux de machines
- **1971 : 1^{er} microprocesseur : Intel 4004**
 - $f = 740 \text{ kHz}$
 - 60 000 opérations/s
 - calculateur 4 bits, 16 registres de données 4 bits
 - jeu de 46 instructions
 - Performances comparables à l'ENIAC !



Microprocesseur (μP) = circuit intégré
réalisant une **unité de traitement complète**
(**u**nité de **c**ommande + **u**nité **a**rithmétique et **l**ogique)



1. Evolution et structure des ordinateurs

Les 5 générations d'ordinateurs

- **5^{ème} Génération d'ordinateurs (1977-...)**

- ordinateurs à circuits intégrés à très large échelle (VLSI, WSI)
- parallélisme massif, client-serveur
- **micro-ordinateurs**

Micro-ordinateur = μ P + mémoire + E/S + périphériques

- **Années 80 : Apparition des machines RISC** (μ P à jeu d'instructions réduit, comportant uniquement des instructions simples, par opposition au CISC) – ex. Motorola 68000 – **liées à UNIX** (contre le 80x86 d'Intel)
- **Années 90 : Apparition des archis hybrides (Pentium)**
- **Aujourd'hui, les CISC sont simulées par des RISC**





1. Evolution et structure des ordinateurs

Les précurseurs de l'ordinateur (1936-1945)

- **1936** : Alan TURING (UK) : « On Computable Numbers »
→ principe d'une **machine universelle, purement imaginaire**, qui préfigure les caractéristiques de l'ordinateur moderne = **la machine de Turing**
- **1936/1945** : Konrad **Zuse** (All.) : **Séries « Z »** = calculateurs électromécaniques à mémoire et programmation limitées
- **1941** : Le **Z3** = **1^{er} ordinateur programmable fonctionnel**
 - 2600 relais téléphoniques
 - Lecture de programmes sur ruban perforé
 - Utilisation de l'**arithmétique binaire** et des **nombre**s en virgule **flottante**
 - **Mémoire** : 64 nombres de 22 bits
 - **Fréquence d'horloge** : 5,33 Hz
 - 4 +/s ou 15 × /min
 - **Puissance réelle** : 20 FLOPS

$$1.2345 = \underbrace{12345}_{\text{mantissa}} \times 10^{-4} \quad \text{exponent}$$

M1103 2019-2020

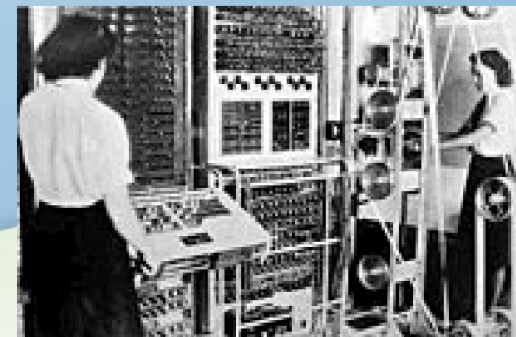




1. Evolution et structure des ordinateurs

Les précurseurs de l'ordinateur (1936-1945)

- 1938 : John Vincent Atanasoff + Clifford Berry (USA) :
l'**ABC** (**A**tanassoff **B**erry **C**omputer) : lampes + tambours
mémoire, pas programmable, servait à résoudre des systèmes d'équations
linéaires
- 1939/1945 : Max Newman, Alan Turing (UK):
Construction de **Colossus** = machine utilisée pour
déchiffrer les codes allemands (**Enigma**, code Lorenz)
 - 1^{ère} machine totalement électronique
 - Utilisation de 2000 tubes à vide (pas des relais !)
 - Lecture de rubans perforés (5000 caractères/s)
 - 5000 +/s
 - Implémentation de branchements conditionnels
 - 10 machines construites, détruites après la guerre





1. Evolution et structure des ordinateurs

Naissance de l'ordinateur moderne et premiers modèles (1945-1955)

- Les machines de la génération '35-'45 :
 - Recevaient des instructions à l'aide de cartes, bandes ou films perforés
 - Vitesse : qq. opérations arithmétiques/s
 - En réalité, elles réalisaient les idées de Charles Babbage 100 ans plus tard...
- **1945 : John Eckert et John Mauchly**
(Université de Pennsylvanie, USA)

ENIAC

(**E**lectronic **N**umerical
Integrator **a**nd **C**alculator)

commandé en 1942 par l'US Army
pour faire des calculs de balistique





1. Evolution et structure des ordinateurs

Naissance de l'ordinateur moderne et premiers modèles (1945-1955)

- **1945 : John von Neumann** propose la construction de l'**EDVAC** (**E**lectronic **D**iscrete **V**ariable **A**utomatic Computer), opérant en **mode binaire**, achevé en 1949
- **1945 : Von Neumann** abstractise le système de commande de la machine, en proposant de **STOCKER les programmes en mémoire**, de la même manière que les données → machine de von Neumann
- **Architecture de von Neumann = architecture de tout ordinateur moderne**





1. Histoire des ordinateurs

Naissance de l'ordinateur moderne et premiers modèles (1945-1955)

Caractéristiques d'un ordinateur selon **von Neumann**

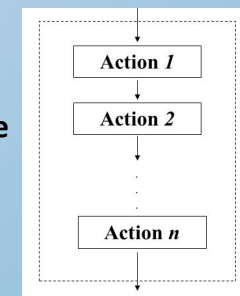
1) Machine universelle, contrôlée par un programme composé d'instructions

2) Instructions codées en binaire et stockées dans la mémoire, de la même manière que les données

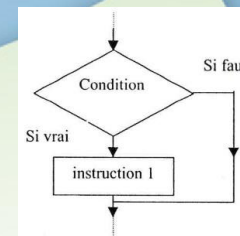
3) Le programme peut modifier ses propres instructions, qui sont normalement exécutées en séquence
(caractéristique standard des processeurs)

4) Il existe des instructions permettant des ruptures de séquence (branchement, saut)

Exécution
séquentielle



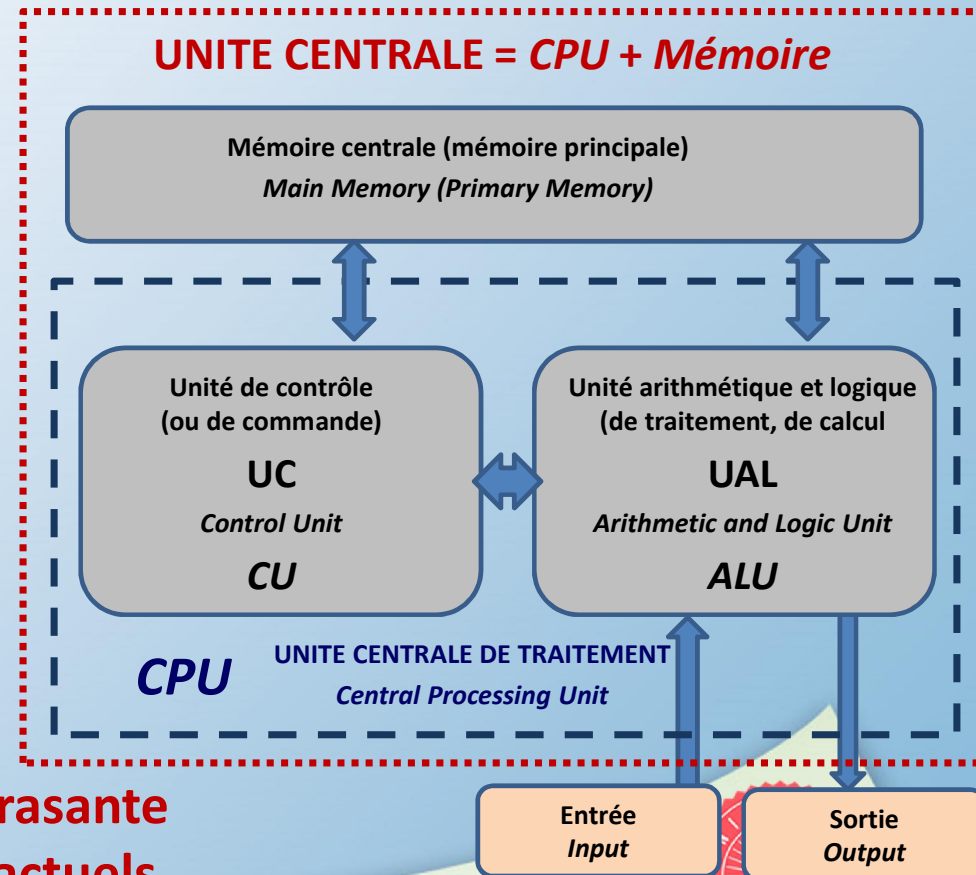
Rupture de séquence
(ici, saut conditionnel)



1. Evolution et structure des ordinateurs

Naissance de l'ordinateur moderne et premiers modèles (1945-1955)

Architecture de von Neumann



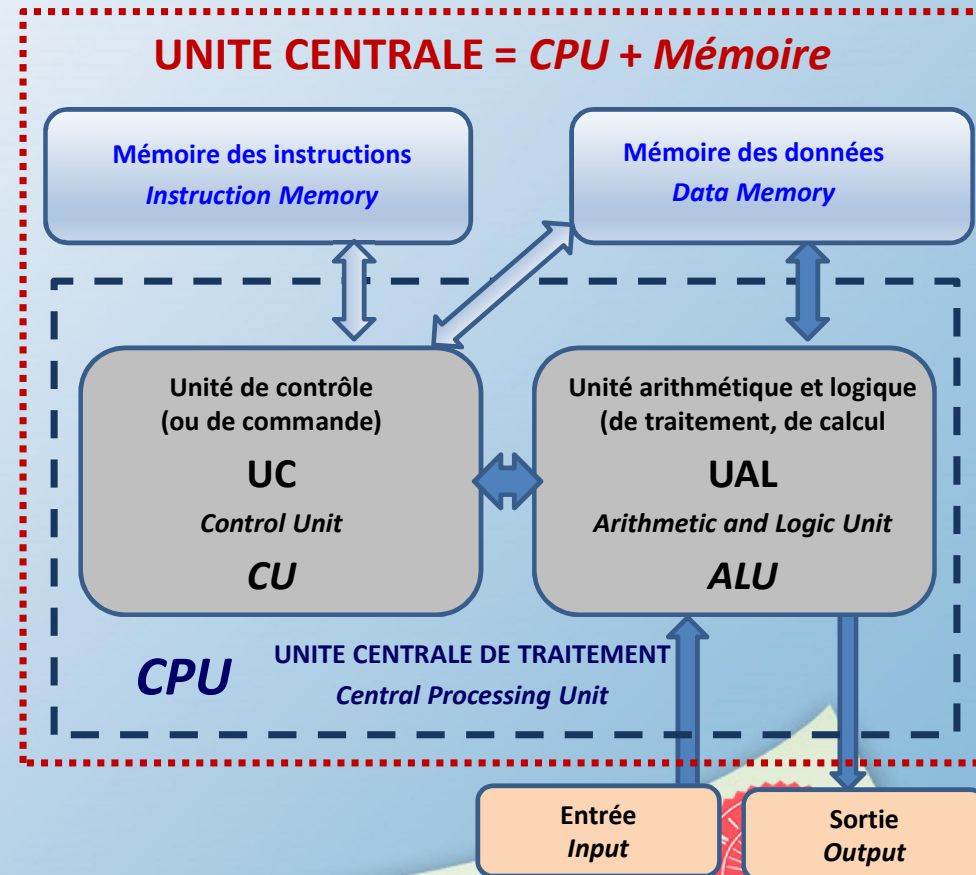
- C'est l'architecture de l'écrasante majorité des ordinateurs actuels (PCs, Macs, routeurs, stations etc.)

1. Evolution et structure des ordinateurs

Naissance de l'ordinateur moderne et premiers modèles (1945-1955)

Architecture Harvard

- **Séparation** physique de la mémoire pour les données et de la mémoire pour le programme
- **Avantage** : transfert simultané des données et des instructions → **rapidité d'exécution**
- **Inconvénient** : complexité de la structure
- **Utilisation** : processeur de signal (A/V), microcontrôleurs





1. Evolution et structure des ordinateurs

Naissance de l'ordinateur moderne et premiers modèles (1945-1955)

- **1951 : 1^{er} ordinateur commercial : Ferranti Mark 1 (UK)**
- **1951 : UNIVAC (Eckert – Mauchly / USA)**
 - mémoire à tubes cathodiques de 1000 mots de 72 bits, 125 kW, 8333 additions/s, 46 exemplaires à \$ 1 M
- **1952 : 1^{er} ordinateur d'IBM : IBM 701 (pour l'US Army)**
- **1955 : IBM 704 : 1^{er} ordinateur commercial capable de calculer en virgule flottante**
 - mémoire à tores de ferrite (32768 mots de 36 bits), 40 000 instructions/s
 - machine sur laquelle a été implémenté le FORTRAN





1. Evolution et structure des ordinateurs

Naissance de l'industrie informatique

- **Problème des machines à tubes : FIABILITE**
(1 à 2 tubes doivent être remplacés tous les jours...)
- **1948 : Invention du transistor**
(Bardeen, Brattain & Shockley de Bell Labs)
 - remplacement des tubes par des transistors
 - 2^{ème} génération d'ordinateurs, beaucoup + fiables
 - **naissance de l'industrie informatique à la fin des années 1950**





1. Evolution et structure des ordinateurs

Evolution du matériel informatique

- **5^{ème} Génération d'ordinateurs (1977-...)**
 - ordinateurs à circuits intégrés à très large échelle (VLSI, WSI)
 - utilisation des microprocesseurs
 - parallélisme massif, client-serveur
 - **micro-ordinateurs**

Microprocesseur (μ P) = circuit intégré
réalisant une **unité de traitement complète**
(**u**nité de **c**ommande + **u**nité **a**rithmétique et **l**ogique)

Micro-ordinateur = μ P + mémoire + E/S + périphériques





1. Evolution et structure des ordinateurs

Microprocesseurs

CISC, RISC, superscalaires

- **Différence fondamentale CISC/RISC : nombre et complexité des instructions au niveau du processeur**
- Processeurs **Intel jusqu'au Pentium (80x86) = archis CISC**, où le processeur dispose d'un grand nombre d'instructions
- **Apparition des machines RISC** (μ P à jeu d'instructions réduit, comportant uniquement des instructions simples) – ex. Motorola 68000 – **liées à UNIX**
- Milieu des années 90 : Apparition des **archis hybrides (Pentium)** = fin de la « compétition » CISC/RISC
- **Aujourd'hui, les CISC sont simulées par des RISC** (les 2 archis ont aujourd'hui des performances comparables)
→ **Architectures superscalaires**





1. Evolution et structure des ordinateurs : **sommaire**

- ***A retenir absolument***

- **Les caractéristiques des différentes générations d'ordinateurs**
- **La notion de FLOP**
- **Les caractéristiques et les composants de l'architecture de von Neumann**
- **La définition et les propriétés d'un microprocesseur**
- **La définition et les caractéristiques d'un micro-ordinateur**
- **Les caractéristiques des deux architectures des microprocesseurs**





2. Représentation des données

- Représentation dans l'ordinateur des :
 - **Nombres entiers**
 - **Nombres décimaux**
 - **Caractères**
 - **Son**
 - **Images**
 - **Vidéos**

« Codage de l'information »





2. Représentation des données

Base de numération

- Base de numération = **manière de représenter un nombre**
- Un **nombre** s'écrit dans une base donnée B sous la forme **d'additions des puissances successives de cette base**
- **Le même nombre peut être représenté dans n'importe quelle base**
- Le choix de la base de représentation **dépend de la facilité à réaliser des calculs et de son utilité pour un but donné**



- On peut compter sur nos dix doigts...
 - **Base dix (ou décimale) : $B = 10$**
 - **utilise les chiffres de 0 à 9**

M1103 2019-2020



27



2. Représentation des données

Base décimale

- Utilise **10 chiffres** : de **0 à 9** (0 à 10-1)
- Ecriture d'un nombre en base 10 :
avec des puissances successives de 10
- Lorsqu'on fait apparaître les puissances de 10, on dit qu'on « décompose » le nombre en base 10

- **Exemple de décomposition en base 10**

$$4658 = 4 \times 1000 + 6 \times 100 + 5 \times 10 + 8$$

$$4658 = 4 \times 10^3 + 6 \times 10^2 + 5 \times 10^1 + 8 \times 10^0$$

- **Pour un nb. à $n+1$ chiffres écrit en base 10 :** $(a_n a_{n-1} a_{n-2} \dots a_0)_{10} = \sum_{k=0}^n a_k \times 10^k$

$$a_n a_{n-1} a_{n-2} \dots a_1 a_0 = a_n \times 10^n + a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \dots + a_1 \times 10 + a_0$$



2. Représentation des données

Base B quelconque

- Dans une base B quelconque, on utilise **B chiffres** entre **0 et B-1**
- **Décomposition en base B : à l'aide des puissances de B :**

$$a_n a_{n-1} a_{n-2} \dots a_1 a_0 = a_n \times B^n + a_{n-1} \times B^{n-1} + a_{n-1} \times B^{n-2} + \dots + a_1 \times B + a_0$$

$$(a_n a_{n-1} a_{n-2} \dots a_0)_B = \sum_{k=0}^n a_k \times B^k$$

- **Cas particuliers :**

$$B = 10 \rightarrow \text{base décimale} \quad (a_n a_{n-1} a_{n-2} \dots a_0)_{10} = \sum_{k=0}^n a_k \times 10^k$$

$$B = 2 \rightarrow \text{base binaire} \quad (a_n a_{n-1} a_{n-2} \dots a_0)_2 = \sum_{k=0}^n a_k \times 2^k$$

$$B = 8 \rightarrow \text{base octale} \quad (a_n a_{n-1} a_{n-2} \dots a_0)_8 = \sum_{k=0}^n a_k \times 8^k$$





2. Représentation des données

Représentation des données

- Dans la vie de tous les jours :
 - Différents formats qu'on peut lire, comprendre et manipuler (nombres en base 10, texte, sons, images...)
- A l'intérieur des ordinateurs :
 - Grandeurs physiques que l'ordinateur puisse manipuler
 - Deux états : un état « 0 » et un état « 1 »
 - Exemples : tension électrique 0 V / 5V, capacité chargée/déchargée etc.
 - Il s'agit donc d'une **représentation binaire** (en base 2)
= **succession de « bits »**
- **Bit** = **B**inary **d**igit (chiffre binaire en anglais)
- Mot binaire (« Word ») = séquence de bits
- Octet (« **Byte** ») = mot binaire de **8 bits**





2. Représentation des données

Base Binaire (B = 2)

- On utilise **2 chiffres** : **0** et **1**
- **Décomposition en base 2** : à l'aide des puissances de 2 :

$$(a_n a_{n-1} a_{n-2} \dots a_1 a_0)_2 = a_n \times 2^n + a_{n-1} \times 2^{n-1} + a_{n-1} \times 2^{n-2} + \dots + a_1 \times 2 + a_0$$

$$(a_n a_{n-1} a_{n-2} \dots a_0)_2 = \sum_{k=0}^n a_k \times 2^k$$





2. Représentation des données

Bases utilisées en informatique

$B = 2 \rightarrow$ base binaire $(a_n a_{n-1} a_{n-2} \dots a_0)_2 = \sum_{k=0}^n a_k \times 2^k \quad a_k \in [0, 1]$

$B = 8 \rightarrow$ base octale $(a_n a_{n-1} a_{n-2} \dots a_0)_8 = \sum_{k=0}^n a_k \times 8^k \quad a_k \in [0, 7]$

$B = 16 \rightarrow$ base hexadécimale

$$(a_n a_{n-1} a_{n-2} \dots a_0)_{16} = \sum_{k=0}^n a_k \times 16^k$$

$$a_k \in \{0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F\}$$



2. Représentation des données

Les 16 premiers nombres

Décimal	Binaire	Hexadécimal	Octal
00	0000	0	00
01	0001	1	01
02	0010	2	02
03	0011	3	03
04	0100	4	04
05	0101	5	05
06	0110	6	06
07	0111	7	07
08	1000	8	10
09	1001	9	11
10	1010	A	12
11	1011	B	13
12	1100	C	14
13	1101	D	15
14	1110	E	16
15	1111	F	17



2. Représentation des données

Exemples

Base binaire

$$\begin{array}{cccc}
 2^3 & 2^2 & 2^1 & 2^0 \\
 1 & 1 & 0 & 1
 \end{array}
 2 = 1 + 0 \cdot 2^1 + 1 \cdot 2^2 + 1 \cdot 2^3 = 1 + 4 + 8 = 13{10}$$

Base octale

$$\begin{array}{ccc}
 8^2 & 8^1 & 8^0 \\
 2 & 3 & 5
 \end{array}
 8 = 5 + 3 \cdot 8^1 + 2 \cdot 8^2 = 5 + 3 \cdot 8 + 2 \cdot 64 = 157{10}$$

Base hexadécimale

$$\begin{array}{cc}
 16^1 & 16^0 \\
 F & 5
 \end{array}
 {16} = 5 + F \cdot 16^1 = 5 + 15 \cdot 16 = 245{10}$$



2. Représentation des données

2.1 Représentation des nombres entiers positifs (non signés, « unsigned »)





2. Représentation des données

Changement de base

- **Base $B \rightarrow$ base décimale :**
avec l'expression donnée précédemment

$$(a_n a_{n-1} a_{n-2} \dots a_0)_B = \sum_{k=0}^n a_k \times B^k$$

- **Base décimale $\rightarrow$ base B :**
en réalisant des divisions successives par B ,
jusqu'à l'obtention d'un quotient $< B$





2. Représentation des données

Changement de base

Base **décimale** $\rightarrow$ base **B**

- **Soit X_{10} un nombre X écrit en base 10 qu'on veut écrire en une autre base B**

$X_{10} = q_0 \times B + r_0$ avec q_0 le quotient de la division X_{10}/B et r_0 son reste

$$q_0 = q_1 \times B + r_1$$

$$q_1 = q_2 \times B + r_2$$

...

$$q_{m-2} = q_{m-1} \times B + r_{m-1}$$

$$q_{m-1} = 0 \times B + r_m$$

$$\rightarrow X_{10} = (r_m r_{m-1} \dots r_2 r_1 r_0)_B$$





2. Représentation des données

Changement de base : **exemple**

*On veut écrire le nombre **2838**₁₀ en **octal***

$2838 / 8 = 354,75$ soit **354** et un reste $0,75 * 8 = 6$

354 / 8 = 44,25 soit **44** et un reste $0,25 * 8 = 2$

44 / 8 = 5,5 soit **5** et un reste $0,5 * 8 = 4$

5 < 8 : c'est fini !

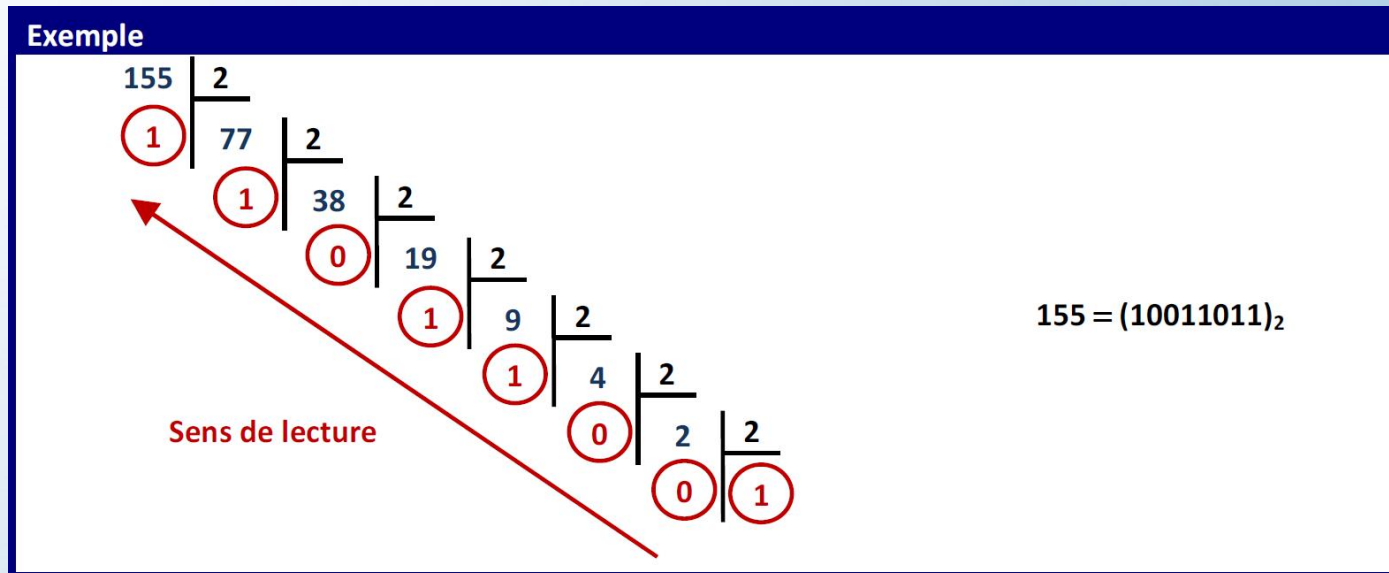
$$2838_{10} = 5426_8$$



2. Représentation des données

Passage de la **base 10** à la **base 2**

- *On peut utiliser les divisions successives par 2...*





2. Représentation des données

Passage de la **base 10** à la **base 2**

... mais c'est plus simple si on connaît les puissances de 2

2^0	2^1	2^2	2^3	2^4	2^5	2^6	2^7	2^8	2^9	2^{10}	2^{11}	2^{12}
1	2	4	8	16	32	64	128	256	512	1024	2048	4096

- Exemple : écrire 2838_{10} en binaire**

$$2838 = 2048 + 790$$

$$2838 = 2048 + 512 + 278$$

$$2838 = 2048 + 512 + 256 + 22$$

$$2838 = 2048 + 512 + 256 + 16 + 6$$

$$2838_{10} = 101100010110_2$$





2. Représentation des données

Passage d'une **base B** à une **base B^k**

- *On regroupe les chiffres k par k*
- *On transforme chaque groupe de chiffres en base B^k*
- ***Exemple : passage de binaire en héxa** (B = 2, k=4)*

$$101100010101_2 = \textcolor{green}{1011} \textcolor{blue}{0001} \textcolor{violet}{0101}_2 = \textcolor{green}{B} \textcolor{blue}{1} \textcolor{violet}{5}_{16}$$

A retenir : 4 bits = 1 chiffre hexa (16 = 2⁴)



Opérations élémentaires en binaire

- *Addition*

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 1 = 10$$

- *Multiplication*

$$0 * 0 = 0$$

$$0 * 1 = 0$$

$$1 * 1 = 1$$

2. Représentation des données

Exemples d'opérations en binaire

- Addition**

$$\begin{array}{r}
 \overset{1}{0}0010100 \\
 + 01011010 \\
 \hline
 = 01101110
 \end{array}$$

- Multiplication**

$$\begin{array}{r}
 1011 \\
 * \quad 10 \\
 \hline
 0000 \\
 1011 \\
 \hline
 10110
 \end{array}$$



2. Représentation des données

Représentation des nombres dans les mémoires des ordinateurs

- *Les nombres sont représentées dans les mémoires par des **bits** regroupés dans des **octets** ou des **groupes d'octets**
= entités de N bits ($N = \text{multiple de } 8$)*

1 octet = 8 bits ($N = 8$)

2 octets = 16 bits ($N = 16$)

4 octets = 32 bits ($N = 32$)

8 octets = 64 bits ($N = 64$)

Rq: 1 octet = 2 chiffres hexa





2. Représentation des données

Plage de valeurs et nombre de bits

- Les *représentations internes de nombres* sont de *longueurs finies (et fixée)* → *on ne peut pas représenter tous les nombres*
- Une cellule (« mot ») de *n bits* permet de représenter *2^n valeurs* différentes :
par exemple, des *nombres positifs de 0 à $2^n - 1$*

Exemple : sur **1 octet (8 bits)**, on peut représenter **2^8 valeurs différentes** : entre **00000000** et **11111111** soit des **nombres entiers positifs entre 0 et 255**

$$(2^8 - 1 = 256 - 1 = 255)$$





2. Représentation des données

Débordement ou dépassement (« Overflow »)

- *Que se passe-t-il si on demande à l'ordi de réaliser un calcul dont **le résultat dépasse $2^n - 1$** (donc qui **ne peut pas être représenté sur n bits**) ?*

Exemple sur 8 bits : on veut effectuer la somme **$255 + 1$**

Le processeur donnera pour résultat 0 !

... car il ne dispose que de 8 bits...

***MAIS il indiquera un dépassement
(« overflow ») → Overflow Flag = 1 (OF = 1)***

$$\begin{array}{r}
 11111111 \\
 00000001 \\
 \hline
 10000000
 \end{array}$$

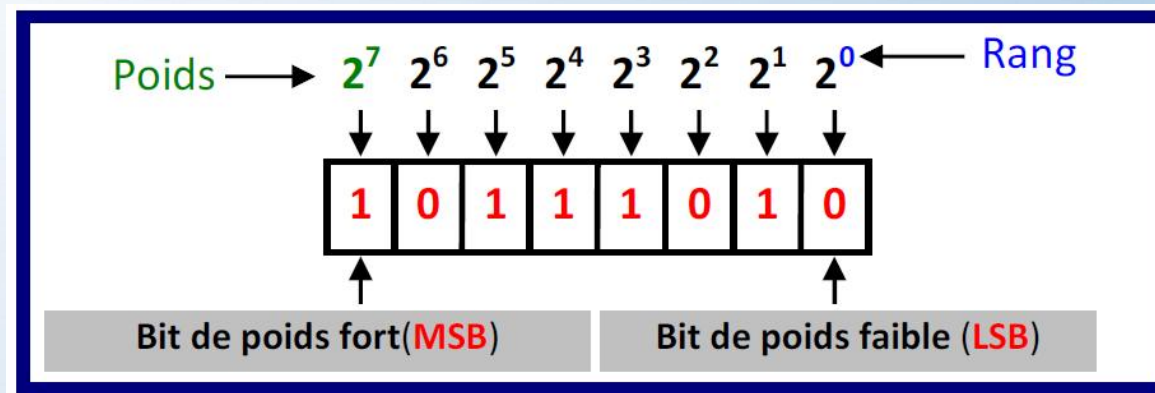




2. Représentation des données

Bit (octet) de poids fort, Bit (octet) de poids faible

- *Représentation d'un **octet** dans une mémoire*



- *Pour les nombres représentés sur **plusieurs octets**, on parle, de la même manière, d'**octet de poids fort** et d'**octet de poids faible***





2. Représentation des données

Big endian, little endian

- *Les nombres de plusieurs octets peuvent être représentés en mémoire avec l'octet de poids fort en premier...*

Exemple : le nombre hexa sur deux octets A0 B7 (noté 0xA0B7) sera représenté A0 B7

→ représentation « big endian »

Linux sur PA-RISC, SPARC, TCP/IP...

- ... mais aussi avec l'octet de poids faible en premier :

→ représentation « little endian » :

A0 B7 sera représenté B7 A0

(Windows, Linux sur x86...)





2. Représentation des données

Big endian, little endian

- *« Endianess » = ordre dans lequel ces octets sont organisés en mémoire*
- *Il faut savoir quel « endianess » utilise la machine si l'on souhaite lire correctement les données brutes enregistrées, par exemple, sur un disque dur*
- *Exemple : listing des octets entre les adresses 200 et 21F d'un disque dur de PC*

```
0000200 e852 0128 0874 be56 8133 4ce8 5e01 f4bf  
0000210 6681 2d8b 7d83 0008 840f 00e9 7c80 00ff
```



2. Représentation des données

- ***Points essentiels***

- **Savoir représenter un nombre en base 10, 2, 16**
- **Savoir passer rapidement de la base 10 aux bases 2 et 16 et réciproquement**
- **Savoir passer rapidement de la base 2 à la base 16 et réciproquement (octets, groupe d'octets)**
- **Savoir effectuer des additions et des multiplications en base 2**
- **Connaître la source d'un dépassement et son effet**
- **Connaître les deux représentations des nombres entiers en hexa (« big » et « little » endian) et savoir reconstituer les nombres à partir de ces représentations**





2. Représentation des données

- Les **représentations** des :
 - Nombres entiers positifs
 - **Nombres entiers avec signe**
 - **Nombres décimaux**
 - **Caractères**
 - **Son**
 - **Images**
 - **Vidéos...**

... seront traitée lors des
dernières séances du cours



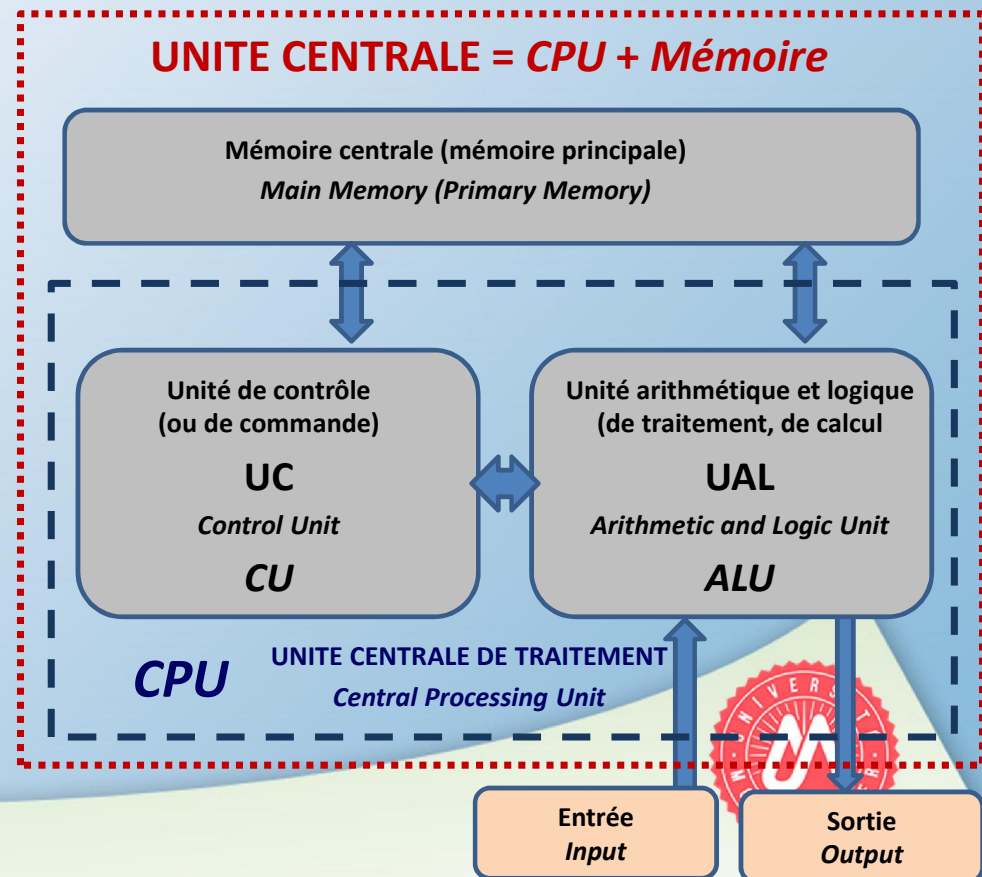
Et là-dedans, il y a quoi exactement ?



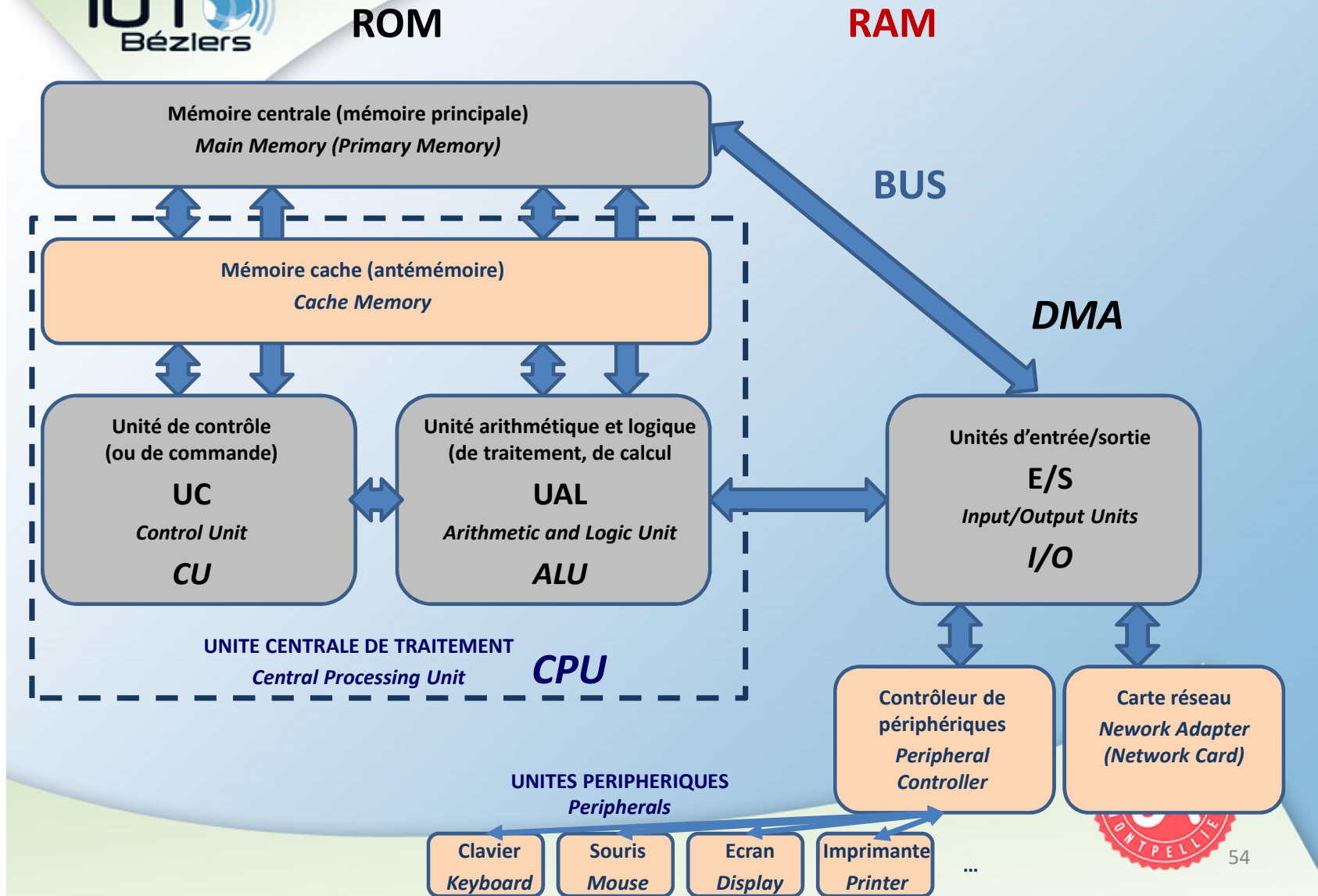
3. Composition d'un micro-ordinateur (PC)

Architecture de von Neumann

- Tous les ordinateurs modernes sont basés sur le modèle de **machine universelle de von Neumann (Tr. 19)**
- Ils contiennent **également** des composants dont le rôle est d'améliorer la vitesse de circulation des données et l'interopérabilité des circuits :
mémoire cache, « bus », contrôleurs de périphériques, accès direct à la mémoire...



3. Composition d'un micro-ordinateur (PC) : Archi détaillée



3. Composition d'un micro-ordinateur (PC)

- **L'unité centrale**



IM1103 2019-2020

- **Le boîtier**
- **La carte mère**
- **Le μ P**
- **La mémoire**
- **La carte vidéo**
- **Les périphériques internes de stockage**

3. Composition d'un micro-ordinateur (PC)

L'unité centrale

• Le boîtier

- Format AT = 1^{er} format standardisé (aujourd'hui abandonné car trop petit)
- **Format ATX = standard actuel**
Successeur du AT (1997), permet une meilleure ventilation et apporte un gain de place.
- ATX 2 : ne se distingue de l'ATX que par une alimentation disposant d'une prise carrée +12 V
- Format BTX : inventé par Intel, permet d'améliorer encore la circulation de l'air dans le boîtier ; destiné aussi à rendre les PC plus compacts (1 ATX ~ 2 BTX ?) ; n'a jamais vraiment décollé
- Format Mini-iTX : plateformes à faible consommation d'énergie, de faibles dimensions (17cm*17cm pour une carte-mère au format mini ITX). Peuvent être des mini PC ou encore des PC plats ne comportant pas de lecteur DVD par exemple.
- **Baies** = emplacements pour pouvoir stocker les périphériques (par ex., les disques durs)
- **Ventilation** : très importante (Puissances > 400 W)

Boîtier ATX



Boîtier BTX

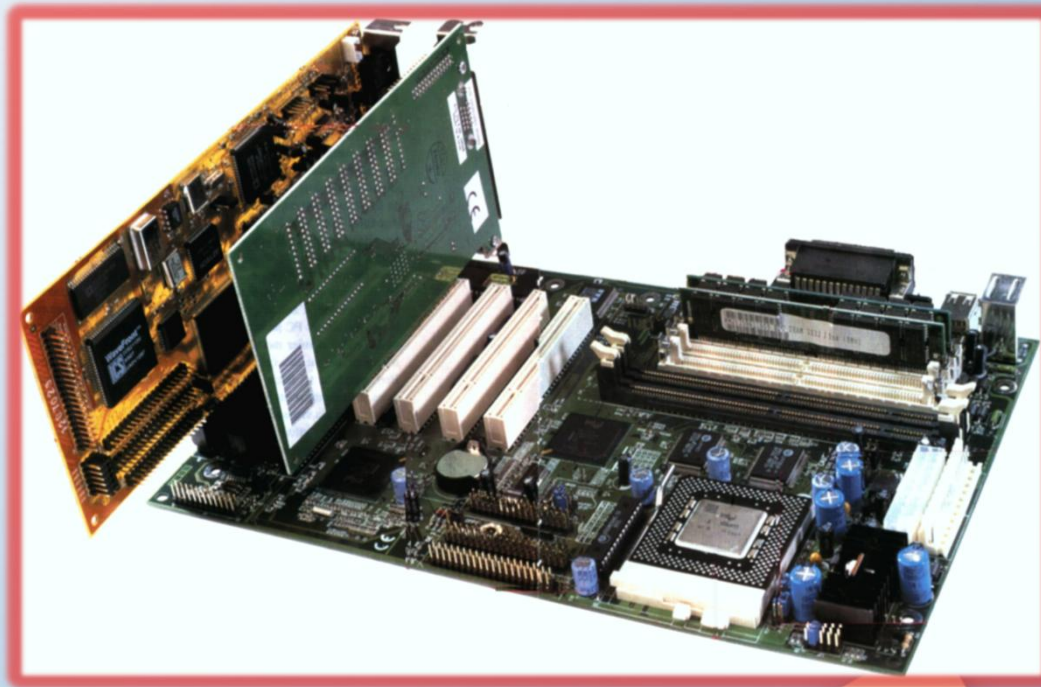


Alimentation (400 à 1200 W)



3. Composition d'un micro-ordinateur (PC) **L'unité centrale**

- **La carte mère**
- **Circuit imprimé qui permet aux différents composants de communiquer via différents bus de communication**
- **Plusieurs technologies de bus coexistent sur une même carte mère**
- **On enfiche les composants (processeur, mémoire, carte graphique...) sur des connecteurs (ports de connexion)**



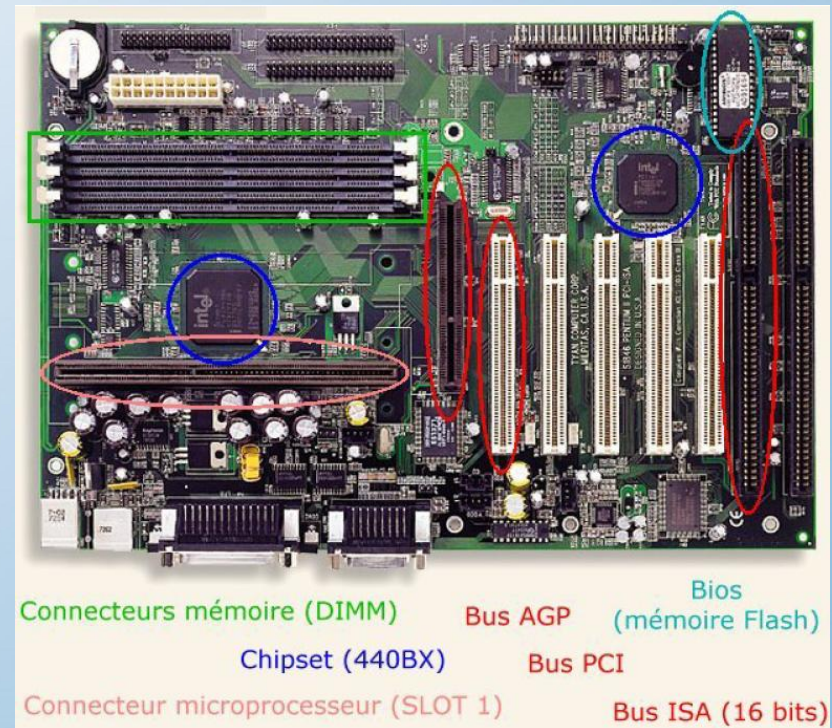
3. Composition d'un micro-ordinateur (PC)

L'unité centrale

• Composants de la carte mère

- Le **chipset** = interface d'entrée/sortie, constituée par un jeu de plusieurs composants chargé de gérer la communication entre le microprocesseur et les périphériques. C'est le lien entre les différents bus de la carte mère.
- Le **BIOS** = **B**asic **I**nput **O**utput **S**ystem = mémoire flash (EEPROM) contenant un programme responsable de la gestion du matériel : clavier, écran, disques durs, liaisons série et parallèles... Agit comme une interface entre le système d'exploitation et le matériel. Dans les dernières générations d'ordinateurs, il a été remplacé par l'**UEFI** = **U**nified **E**xtensible **F**irmware **I**nterface.
- L'**horloge interne** (alimenté par une pile)
- Les **ports de connexion** : permettent de connecter des périphériques sur les différents bus de la carte mère. Il existe des ports « internes » pour connecter des cartes d'extension (PCI, ISA, AGP) ou des périphériques de stockage (SCSI, IDE, Serial ATA) et des ports « externes » pour connecter d'autres périphériques (série, parallèle, USB, FireWire ...)

Carte mère des années 2000



- Le **socket** = connecteur destiné au microprocesseur ; détermine le type de microprocesseur que l'on peut connecter



3. Composition d'un micro-ordinateur (PC)

L'unité centrale

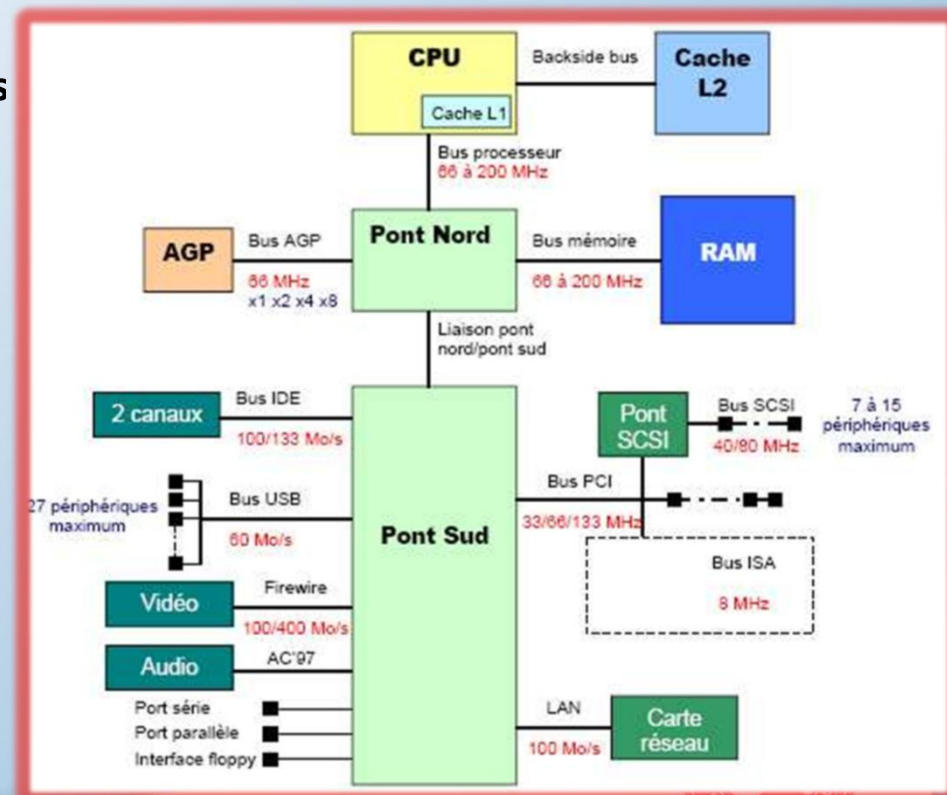
Composants de la carte mère

- **Le chipset**

contient deux circuits principaux

- **Le Pont Nord (North Bridge) = contrôleur mémoire** : contrôle les échanges μ P/périphériques rapides (RAM, carte graphique); situé donc près de la RAM. Aussi appelé **GMCH = Graphics and Memory Controller Hub**
- **Le Pont Sud (South Bridge) = contrôleur d'E/S ou contrôleur d'extension** : gère les communications avec les périphériques « lents » (disque dur, carte réseau, CD-DVD...), Aussi appelé **ICH = I/O Controller Hub**

Diagramme d'un chipset des années 2000



3. Composition d'un micro-ordinateur (PC)

L'unité centrale Composants de la carte mère

Diagramme d'un chipset des années 2010

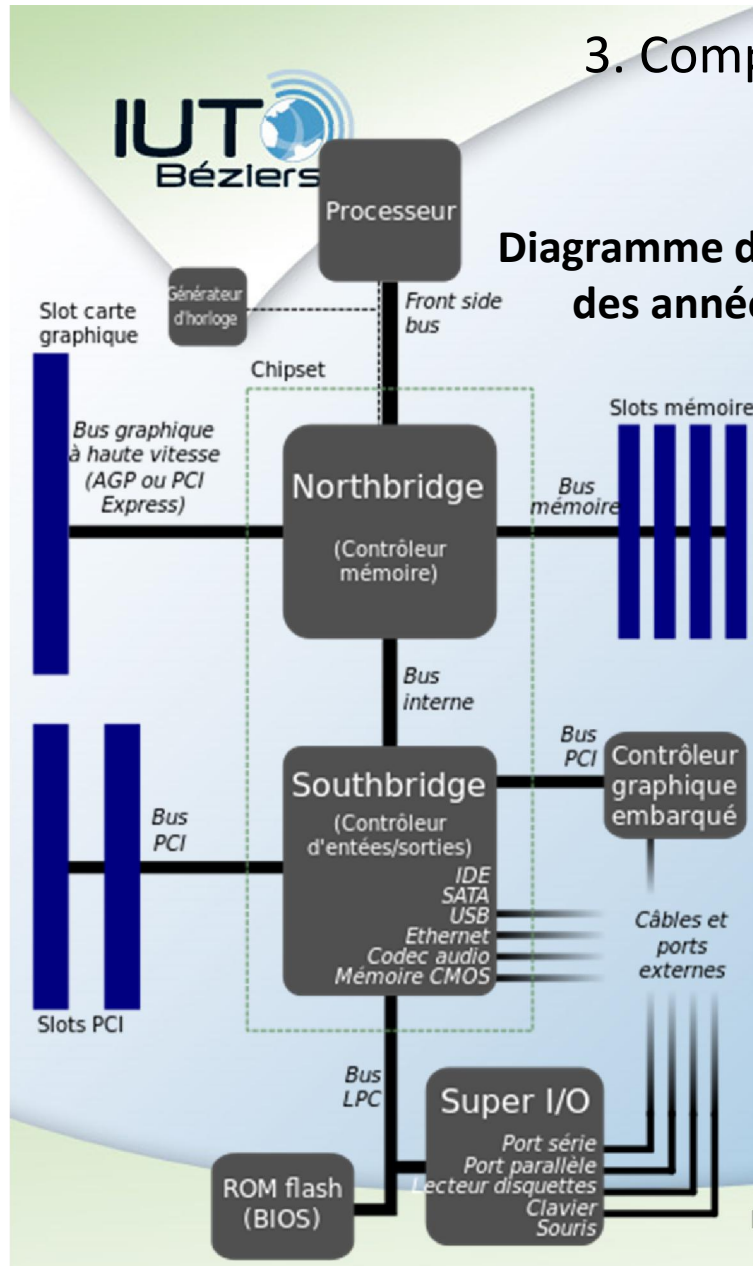
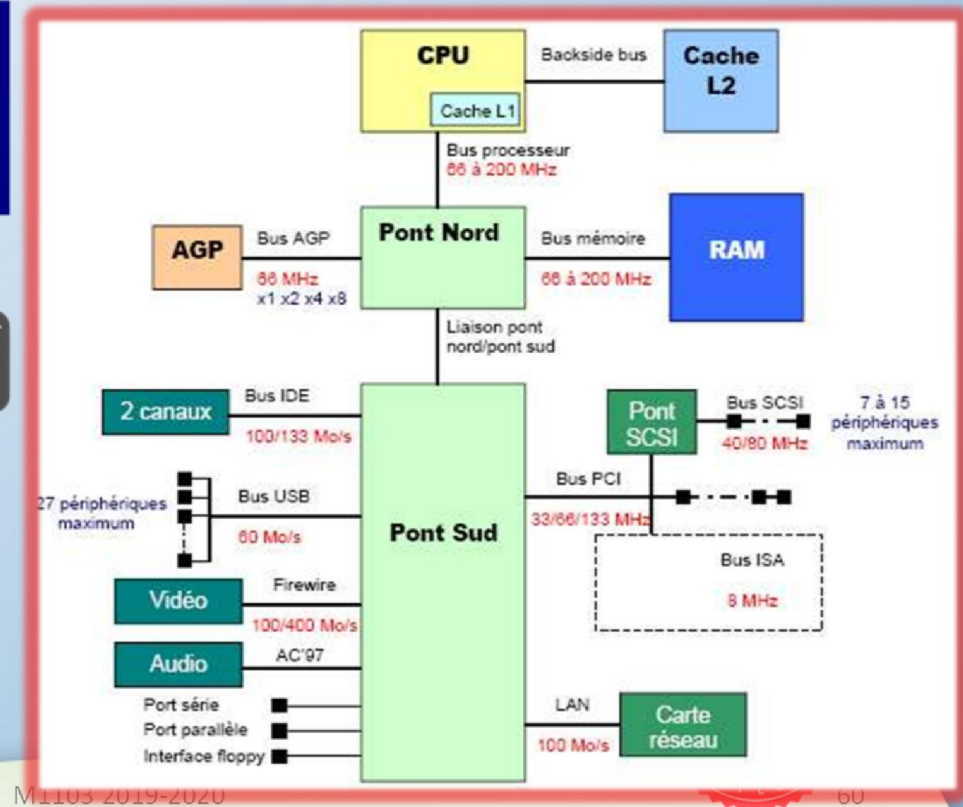


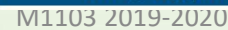
Diagramme d'un chipset des années 2000



L'unité centrale

Composants de la carte mère

Intel® X99 Chipset Block Diagram





4. Composition d'un micro-ordinateur (PC)

L'unité centrale

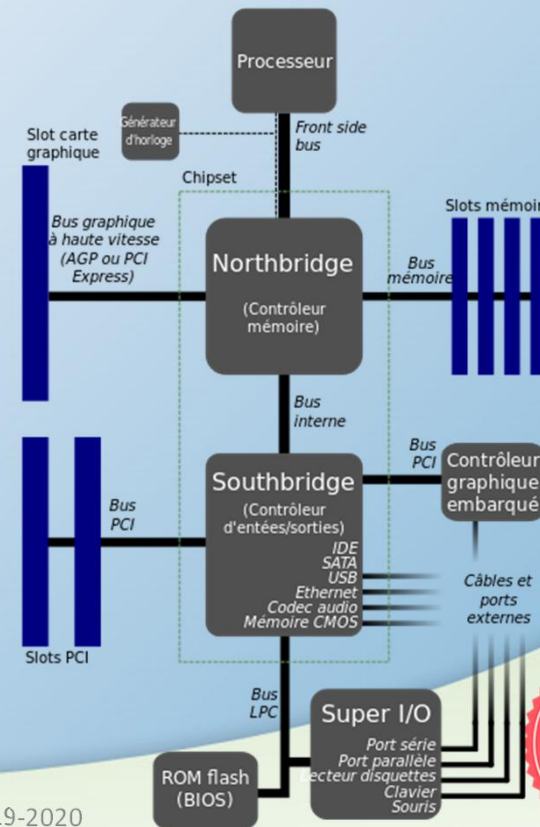
Composants de la carte mère

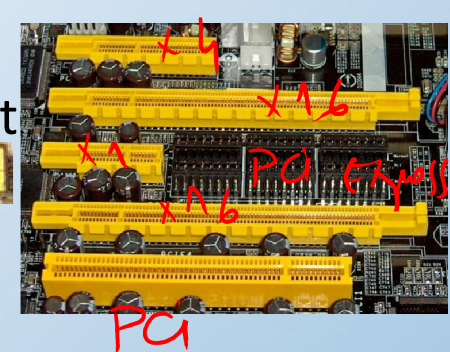
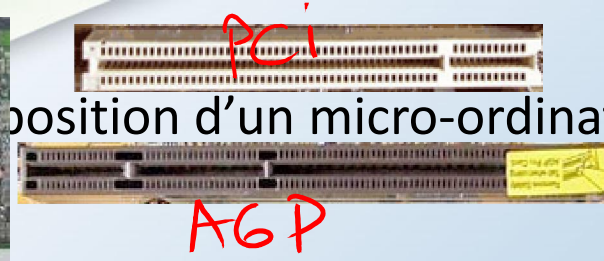
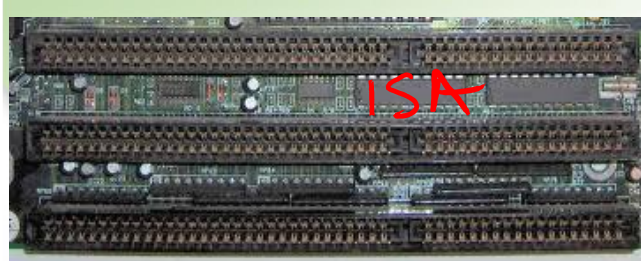
- Le chipset et les **divers bus**

En règle générale, **1 pont (bridge)** = élément d'**interconnexion entre 2 bus**

Bus = liaison physique permettant la communication entre divers circuits

- **Bus système (bus interne)** : communications μ P/RAM. Très rapide (> 1 Go/s). Aussi appelé « **internal bus** » ou **FSB** = **Front Side Bus**
- **Bus d'extension (bus local, d'E/S)** : communications avec et entre les périphériques. Relié au bus système par un « bridge ». Les **périphériques** utilisant le bus d'extension s'installent sur la carte mère dans des **connecteurs** = « **slots** » et partagent tous la même bande passante
- **Bus externe** : bus contrôlé par une **carte d'extension** se connectant sur un bus d'extension et **reliant** le PC à des **périphs. externes** ou à **1 réseau**

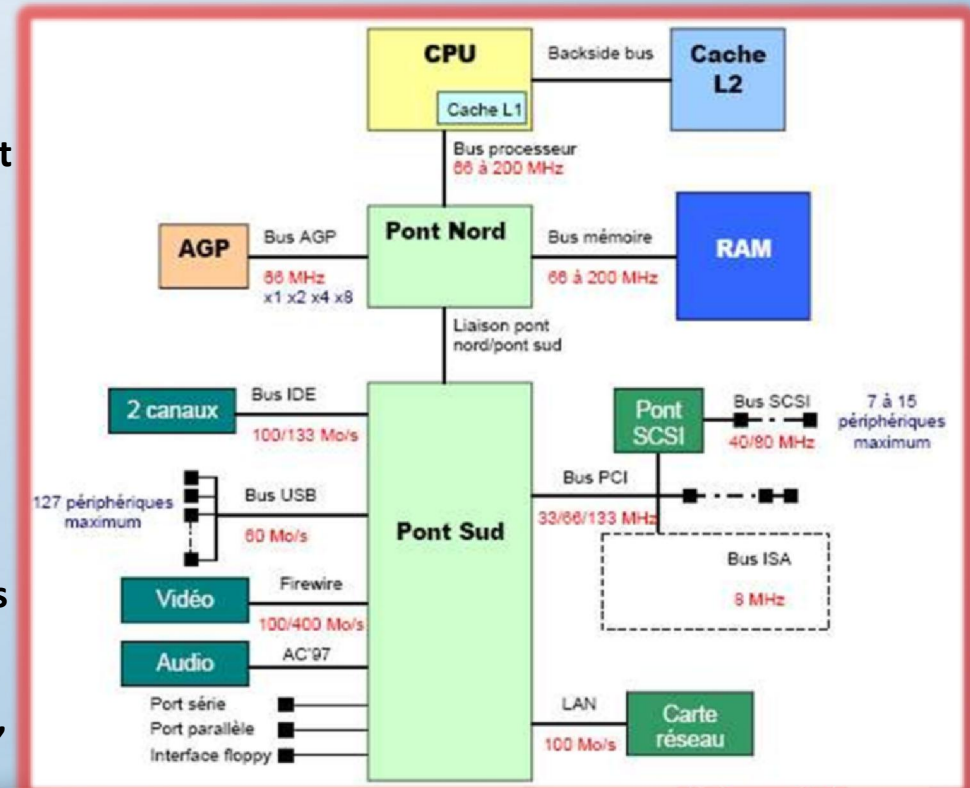




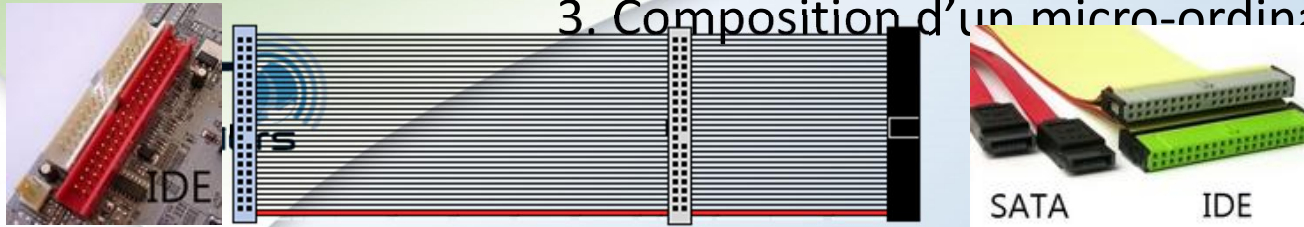
• Principaux bus d'extension

- **ISA (Industry Standard Architecture)** : bus d'E/S « archaïque » du PC, sur 8 ou 16 bits, 8/16 Mo/s... encore utilisée industriellement !
- **VLB (Vesa Local Bus)** : vieux bus servant autre fois à connecter des cartes graphiques... quasi-disparue
- **PCI, PCI-X (Peripheral Component Interconnect)** : bus d'E/S || sur 32/64 bits, encore visible
 PCI : 266/528 Mo/s (66 MHz)
 PCI-X : 2,1/4,2 Go/s (533 MHz)
- **AGP (Accelerated Graphics Port)** : bus || + rapide que le PCI, conçu pour les cartes graphiques, 32 bits, 66 MHz, 264 Mo/s * 2 * 4 * 8 → 528 à 2133 Mo/s
- **PCI Express : successeur de l'AGP, puis du PCI** : bus série bidirectionnel par paquets, 1 à 32 lignes (*1 *2...*16 *32), 250 Mo/s → 8 Go/s (PCI Express 3.0) → 16 Go/s (PCI Express 4.0, 2017)
- **Express card** : PCI-Express pour portables

Diagramme d'un chipset des années 2000

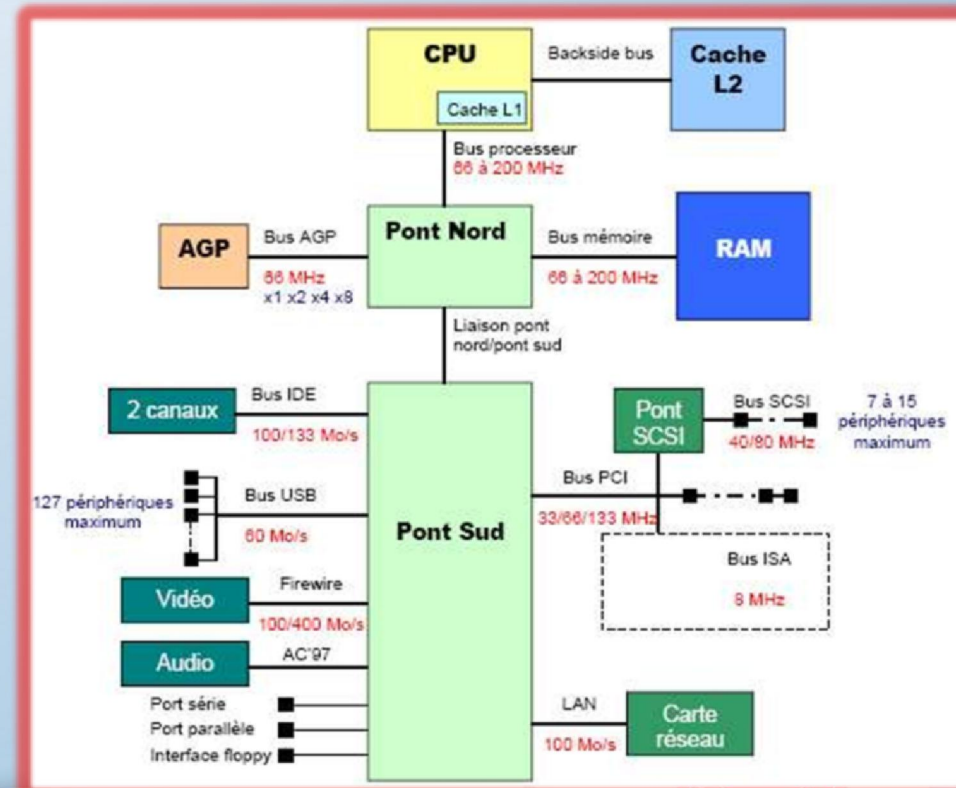


3. Composition d'un micro-ordinateur (PC)



- **Principaux bus externes**
- **ATA (Advanced Technology Attachment) :** bus standard pour connecter des périphériques de stockage directement sur la carte mère. Plus connu comme **(E)-IDE ((Enhanced) Integrated Drive Electronics)**. Utilise la technique du DMA, puis **Ultra DMA** ($\rightarrow 167 \text{ Mo/s}$). Connexion interne du disque dur à travers une **nappe IDE** (40 fils + 3 connecteurs). Uniquement pour périphériques internes.
ATAPI (ATA Peripheral Interface) = extension de ATA pour connecter des lecteurs CD, DVD sur l'interface ATA.
- **S-ATA (Serial ATA) :** bus série pour périphériques haut débit ($\rightarrow 6 \text{ Go/s}$). Standard actuel ($\sim 1 \text{ Go/s}$)
- **SATA Express :** interface permettant la double compatibilité SATA et PCI Express

Diagramme d'un chipset des années 2000



on d'un micro-ordinateur (PC)



• Principaux bus externes

- **SCSI (Small Computer System Interface)** : bus E/S || le + ancien, mais ses évolutions → 640 Mo/s aujourd'hui. Permet de connecter plusieurs unités. Actuellement, on se tourne vers des SCSI série (SAS, SCSI 3 - FCP, SBP-2)
- **PC-Card (Ancien PCMCIA)**, puis **Express Card** : bus pour contrôler les cartes d'extension pour PC portables – 32 bits DMA, 132 Mo/s
- **IEEE 1394 – FireWire** : bus série externe très rapide → 3,2 Gb/s (audio, vidéo)
- **USB (Universal Serial Bus)** : bus série standard, Plug and Play, débit → 60 Mo/s (USB 2.0), 600 Mo/s (USB 3.0)
- **USB type C** : bus série génération 3.1 haut débit (→ 1200 Mo/s), réversible de plus en plus utilisé sur les portables et smartphones

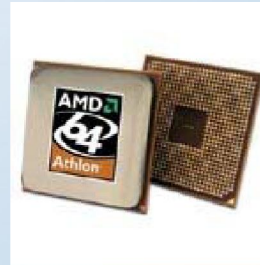


3. Composition d'un micro-ordinateur (PC) L'unité centrale

• Le microprocesseur

- Performances liés à l'architecture et à la fréquence de fonctionnement
- Historiquement, on augmentait la vitesse de calcul en haussant la fréquence de fonctionnement, mais...
- **Actuellement, la plupart des machines utilisent des processeurs « multi-cœur »**
- **Avantage : ne pas avoir à augmenter la fréquence (éviter l'échauffement)**
- **Socket** = réceptacle de processeur
= connecteur utilisé pour interfacer le μ P à la carte-mère, souvent identifié par le nombre de connexions type « trou » (PGA 423, 478...) ou « plot à ressort » (LGA 775, 2011)...
- PGA = Pin Grid Array
- LGA = Land Grid Array

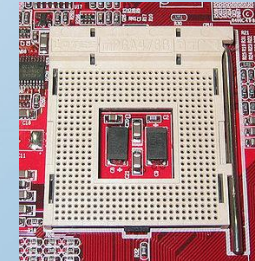
Athlon 64 4000 +
2,4 GHz
Socket LGA 939



Pentium 4 Extreme
3,4GHz
Socket PGA 478



Socket PGA 478



Socket LGA 775
(Intel Core 2)



Socket LGA 2011 (ou Socket R)
(Intel Core i7)





- **Le microprocesseur**
- Problème important = le **refroidissement**

Système de
refroidissement à eau
(« Watercooling »)

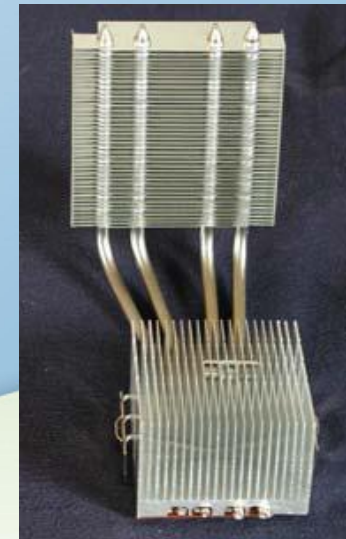


3. Composition d'un micro-ordinateur (PC) **L'unité centrale**

Radiateur + ventilateur (« Ventirad »)



Echangeur type caloduc
(« Heat pipe »)



M1103 2019-2020



3. Composition d'un micro-ordinateur (PC) **L'unité centrale**

- **Le microprocesseur**
- **Quelques caractéristiques principales couramment indiqués par les constructeurs**
 - Fréquence d'horloge
 - Nb. de cœurs
 - Taille du cache
 - Nb. de « threads »
« Thread » = fil d'exécution = exécution d'un ensemble d'instructions en langage machine qui, de point de vue de l'utilisateur, semble se dérouler en parallèle
 - Taux de transfert vers le pont sud (DMI = Direct Media Interface dans les μ P Intel)
 - Taille de gravure
 - TDP = Thermal Design Power = puissance max. à évacuer par le circuit de refroidissement
 - Tension de travail
 - Spécifications concernant les mémoires compatibles

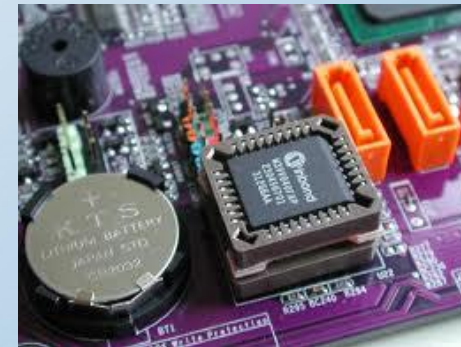


3. Composition d'un micro-ordinateur (PC) L'unité centrale

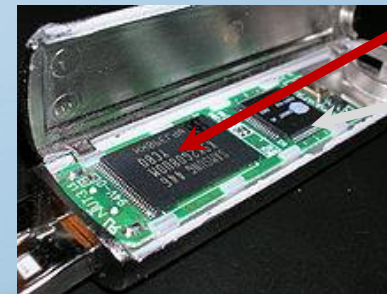
• La mémoire

- **Types de mémoires:** Read-Only Memory (**ROM**), Random Access Memory (**RAM**)
- **ROM** = mémoire « morte » = accessible uniquement en lecture pendant le fonctionnement de l'ordinateur
 - A l'origine, on gravait les données binaires sur une plaque de silicium grâce à un masque
→ reprogrammation impossible
 - Aujourd'hui, on emploie des **ROM programmables**
 - **PROM** = **P**rogrammable ROM (programmable une seule fois à l'aide de circuits « fusible » grillés ou non)
 - **EPROM** = **E**rasable Programmable ROM = mémoire effaçable par UV et reprogrammable
 - **EEPROM** = **E**lectrically **E**rasable Programmable ROM = mémoire à semi-conducteurs **effaçable** électriquement et reprogrammable, même déjà installée dans le PC = mémoire « **flash** »
(d'où le terme « flashage »)

EEPROM (mémoire flash)
contenant le BIOS d'un ordinateur



Clé USB = **mémoire flash**
+ microcontrôleur

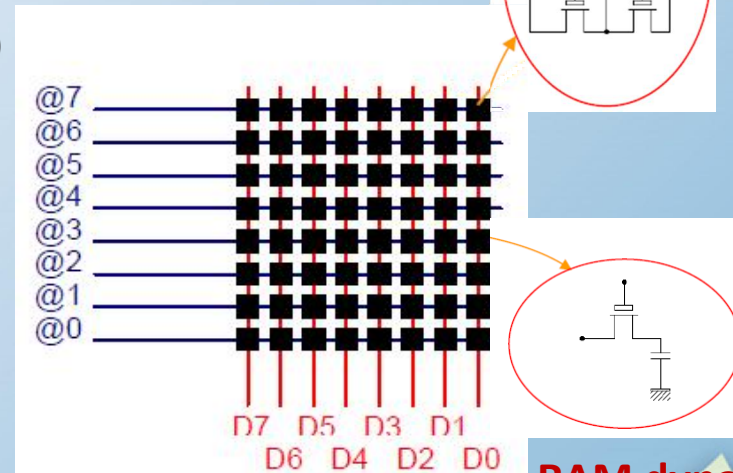
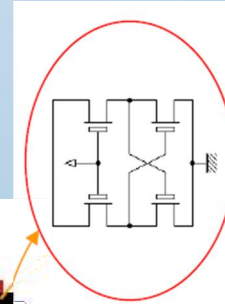


3. Composition d'un micro-ordinateur (PC) L'unité centrale

- **La mémoire**
- **RAM = mémoire « vive » = accessible en lecture et en écriture pendant le fonctionnement du PC**
- Temps accès RAM = temps accès ROM/10
- Types de RAM :
 - Statique (SRAM), à base circuits bascule à transistors
 - Dynamique (**DRAM**), à base de transistors MOS (capacité de grille chargée/non chargée)
- **Aujourd'hui, toutes les RAM sont de type dynamique (DRAM)**
- Avantages : + grande densité d'intégration (x 4 à x 6 par ÷ aux SRAM), consommation + faible

RAM statique

(circuits bascule à 4 à 6 transistors)



RAM dynamique
(capacité MOS)

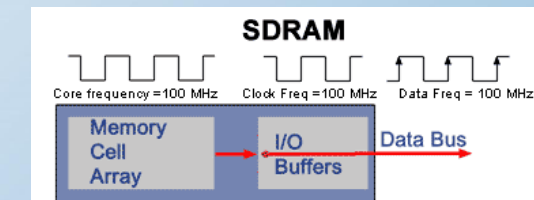


3. Composition d'un micro-ordinateur (PC)

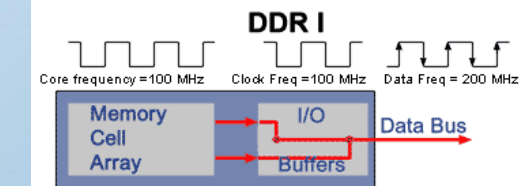
L'unité centrale

SDRAM

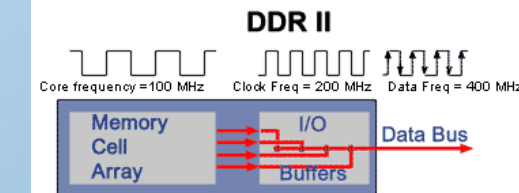
- **La mémoire vive (RAM)**
- Les RAM d'aujourd'hui = **SDRAM**
Synchronous Dynamic RAM
- Particularité :
se synchronisent sur des horloges
- Structure : deux bancs de mémoire, les données pouvant être lues alternativement sur l'un puis sur l'autre grâce à un protocole d'entrelacement
→ moins de temps d'attente → **fréquence ++**
(> 100 MHz, jusqu'à 280 MHz)
- Pb. : décharge capa → **rafraîchissement périodique** (lecture/re-écriture)
- Les données peuvent être échangées sur un où deux fronts d'horloge →
DDR – SDRAM
(Double Data Rate SDRAM)
(DDR – I, DDR – II, DDR3...)



Transfert de **1 bit/cycle d'horloge** vers le tampon (buffer) d'E/S



Transfert de **2 bits/cycle d'horloge** vers le tampon (buffer) d'E/S



Transfert de **4 bits/cycle d'horloge** vers le tampon (buffer) d'E/S



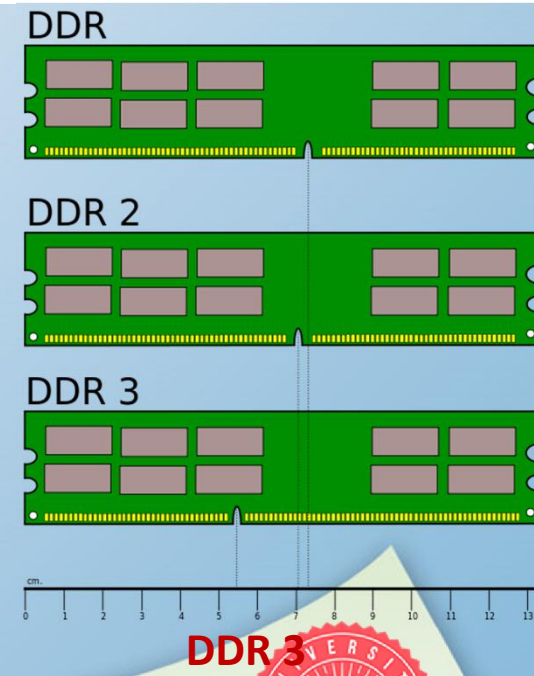
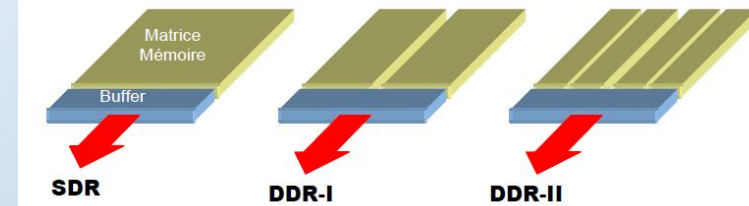
M1103 2019-2020



3. Composition d'un micro-ordinateur (PC)

L'unité centrale

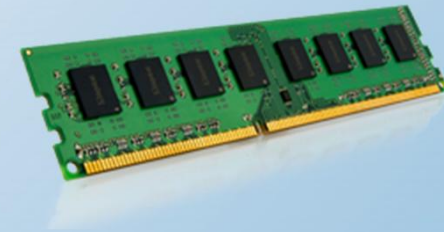
- **La mémoire vive (RAM)**
- **DDR – II** : fréquence du buffer de sortie $\times 2$ et multiplication $\times 4$ du nombre de blocs mémoire, largeur de bus de 4 bits (contre 2 pour DDRI)
- **DDR3** (apparue en 2007)
Double Data Rate 3rd Generation SDRAM
 - Largeur de bus du buffer 8 bits $\rightarrow$ fréquence de transfert de données $\times 2$ par $\div$ au DDR – II ($\times 8$ par rapport aux circuits internes)
 - Modules jusqu'à 8 Go
 - Débit des données DDR 3 =
[fréq. horloge mémoire] $\times 4$ (pour la multiplication de la fréq. du buffer) $\times 2$ (pour les 2 fronts) $\times 64$ (nb. bits transférés) / 8 (nb. bits/octet)
= 64 $\times$ [fréq. horloge mémoire]
 - Ex. : $f = 100 \text{ MHz} \rightarrow$ débit 6400 Mo/s



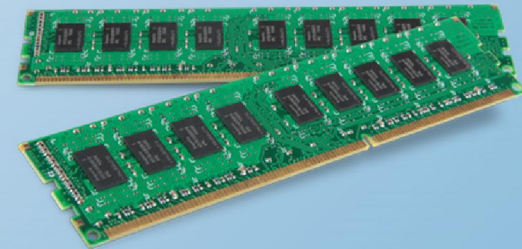
4. Composition d'un micro-ordinateur (PC) L'unité centrale

- **La mémoire vive (RAM)**
- Les barrettes de mémoire de **PC fixe** sont au format **DIMM** = Dual Inline Memory Module = module mémoire à double rangée (ex. 240 broches pour le DIMM DDR 3)
- Pour les **portables**, les barrettes sont dites **SO-DIMM** (Small Outline DIMM) (ex. 204 broches pour les SODIMM DDR 3)
- Les appellations sont de type :
PCXXXX, avec XXXX = débit en Mo/s (DDR -I)
PCx-yyyy, avec x = 2 (si DDR2), 3 (si DDR3) ou 4 (si DDR4)
 yyyy = débit en Mo/s
 Ex. PC3-10600 → DDR 3 à 10,6 Go/s

DIMM DDR 3



SO-DIMM DDR 3





3. Composition d'un micro-ordinateur (PC)

L'unité centrale

- La mémoire vive (RAM)

DDR 1 et 2

Mémoire	Appellation	Fréquence E/S	Fréquence réelle	Débit
DDR200	PC1600	100 MHz	100 MHz	1,6 Go/s
DDR266	PC2100	133 MHz	133 MHz	2,1 Go/s
DDR333	PC2700	166 MHz	166 MHz	2,7 Go/s
DDR400	PC3200	200 MHz	200 MHz	3,2 Go/s
DDR433	PC3500	217 MHz	217 MHz	3,5 Go/s
DDR466	PC3700	233 MHz	233 MHz	3,7 Go/s
DDR500	PC4000	250 MHz	250 MHz	4 Go/s
DDR533	PC4200	266 MHz	266 MHz	4,2 Go/s
DDR538	PC4300	269 MHz	269 MHz	4,3 Go/s
DDR550	PC4400	275 MHz	275 MHz	4,4 Go/s
DDR2-400	PC2-3200	200 MHz	100 MHz	3,2 Go/s
DDR2-533	PC2-4300	266 MHz	133 MHz	4,3 Go/s
DDR2-667	PC2-5300	333 MHz	166 MHz	5,3 Go/s
DDR2-675	PC2-5400	337 MHz	168 MHz	5,4 Go/s
DDR2-800	PC2-6400	400 MHz	200 MHz	6,4 Go/s
DDR2-1066	PC2-8500	533 MHz	266 MHz	8,5 Go/s
DDR2-1100	PC2-8800	560 MHz	280 MHz	8,8 Go/s



DDR 3

Mémoire	Appellation	Fréquence E/S	Fréquence réelle	Débit
DDR3-800	PC3-6400	400 MHz	100 MHz	6,4 Go/s
DDR3-1066	PC3-8500	533 MHz	133 MHz	8,5 Go/s
DDR3-1333	PC3-10600	666 MHz	166 MHz	10,7 Go/s
DDR3-1600	PC3-12800	800 MHz	200 MHz	12,8 Go/s
DDR3-1800	PC3-14400	900 MHz	225 MHz	14,4 Go/s
DDR3-2000	PC3-16000	1000 MHz	250 MHz	16 Go/s
DDR3-2133	PC3-17000	1066 MHz	266 MHz	17 Go/s





3. Composition d'un micro-ordinateur (PC)

L'unité centrale

- La mémoire vive (RAM)
- **DDR4** (depuis fin 2013)
Double Data Rate 4th Generation SDRAM
- Fréquence augmentée par rapport au DDR3 :
2133 à 3300 MHz, 4266 MHz visés
- Tension de fonctionnement plus réduite
(1,2 V contre 1,5 V, 1,05 V visés)
- **Modules jusqu'à 16 Go**
(standards définis en x4, x8, x16
pour des modules de 2, 4, 8, 16 Gb)
- DIMM : modules de 288 broches
(contre les 240 du DDR3), moins espacées
- SODIMM : 260 broches
(contre 204 pour les DDR3), aussi moins espacées

DDR 3



DDR 4





3. Composition d'un micro-ordinateur (PC)

L'unité centrale

- La mémoire vive (RAM)
- **DDR4** (depuis fin 2013)
Double Data Rate 4th Generation SDRAM
- Capacité moyenne : 4 à 16 Gb
- Des protos de 384 Gb ont été présentés

DDR 3



DDR 4



Mémoire	Fréquence réelle mémoire (MHz)	Fréquence E/S bus (MHz)	Débit (MTransferts/s)	Appellation	Taux de transfert (Mo/s) (Débit x 8 octets)
DDR4-1600L	200	800	1600	PC4-1600	12800
DDR4-1866N	233.33	933.33	1866.67	PC4-1866	14933.33
DDR4-2133R	266.67	1066.67	2133.33	PC4-2133	17066.67
DDR4-2400U	300	1200	2400	PC4-2400	19200

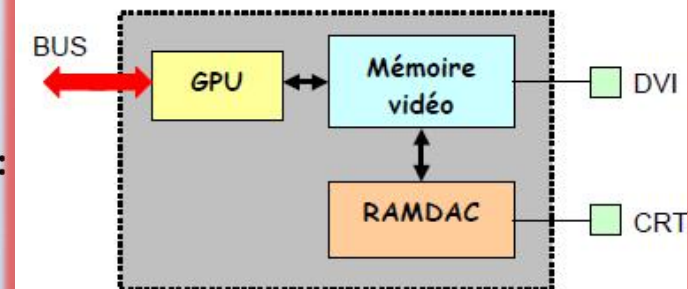
3. Composition d'un micro-ordinateur (PC)

L'unité centrale

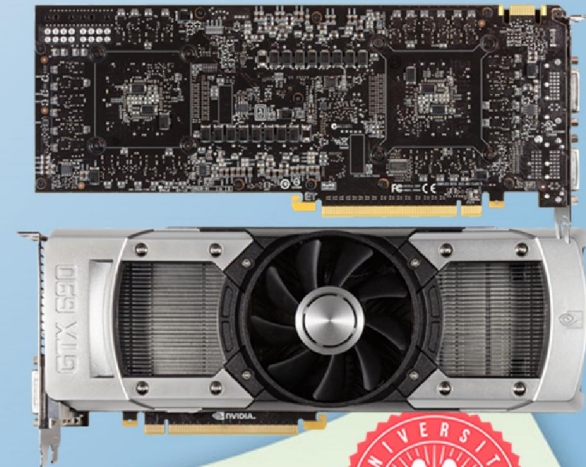
• La carte vidéo (graphique)

- Système à microprocesseur, composé par :
 - un μ P graphique (**GPU = Graphics Processor Unit**) : traite les données vidéo à la place du μ P de l'ordi
 - de la mémoire vidéo (**GDDR RAM**) : stocke les images et les textures
 - d'un CN/A (**RAMDAC = Random Acces Memory Digital Analog Converter**) : convertit les signaux numériques délivrés par la carte en signaux analogiques compatibles avec les normes des moniteurs analogiques (VGA...)
 - des E/S vidéo
- Rq.: DVI, HDMI, Display Port = format numérique
→ pas besoin du RAMDAC
- **Communication** avec la mémoire et le μ P : bus AGP ou **PCI Express**

Structure d'une carte graphique



Carte graphique 3D



03 2019-



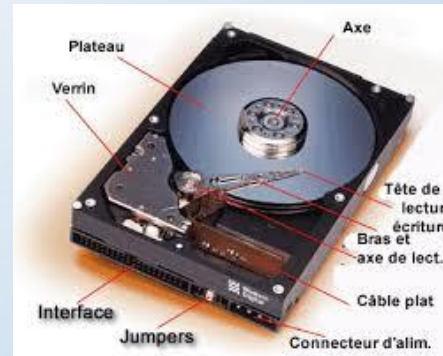


L'unité centrale

3. Composition d'un micro-ordinateur (PC)

• Les périphériques internes de stockage

- **Mémoires de masse** (disques durs, mémoires « flash », CD, DVD)
- **Disque dur (HDD)** = support d'enregistrement magnétique
- **Mémoires « flash »** = mémoires de type EEPROM (« clés » USB, disques SSD, « cartes » mémoire : compact flash, SD, MMC...), **débits : dizaines de Mo/s** (SSD : 300-600 Mo/s SATA, → Go/s sur PCI XPress)
- **Interfaçage des mémoires de masse** : bus IDE, SATA, e-SATA, SCSI, USB, PCI X (SSD)

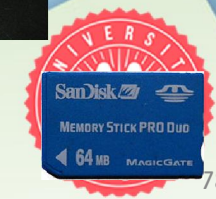


- Les **disque durs actuels** ont des **cache mémoire** permettant d'améliorer les temps d'accès (qq. ms)
- **Débits** : de l'ordre des dizaines à des **centaines de Mo/s**

- Disque **SSD** = mémoire « flash »



- « **Clé USB** », « cartes mémoire » = mémoires « flash »

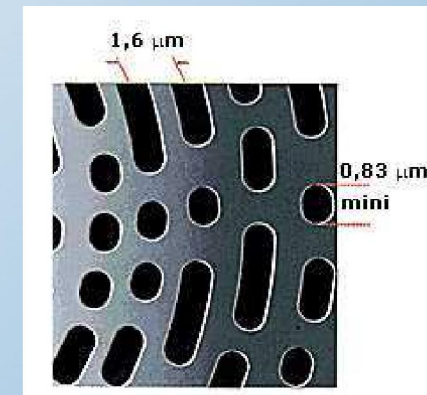
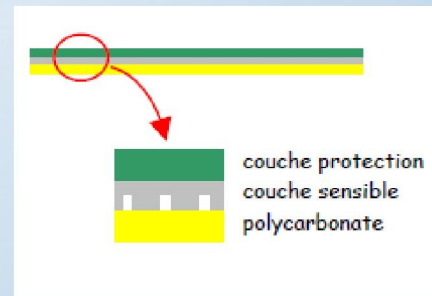


3. Composition d'un micro-ordinateur (PC)

L'unité centrale

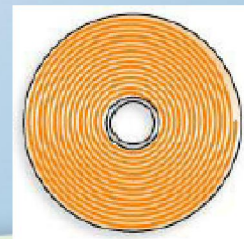
• Les périphériques internes de stockage

- **CD, DVD** = supports d'enregistrement optiques
- Principe : réflexion d'un faisceau lumineux (laser) par des « creux » ou de « plats » d'une couche polymère (« plat » : réflexion, « creux »: pas de réflexion → « 0 » et « 1 »)
- CD : une seule piste, en spirale
- DVD : « creux » et « plats » plus petits → densité d'info plus grande

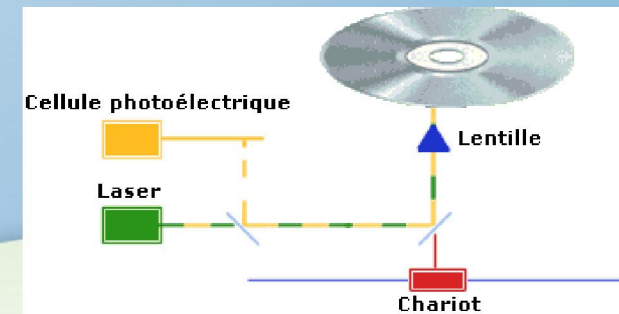


Organisation des données

10100100000010000000010010



M1103 2019-2020



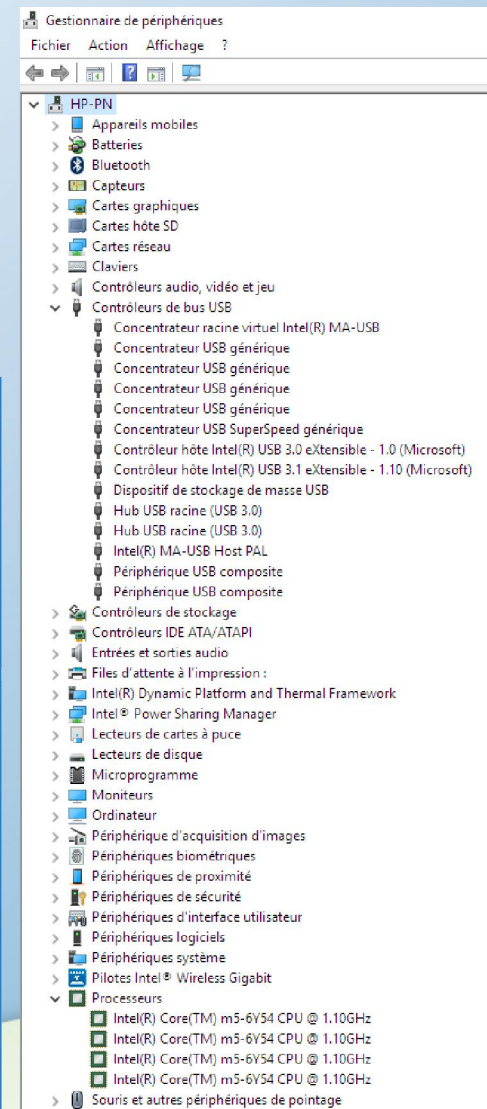
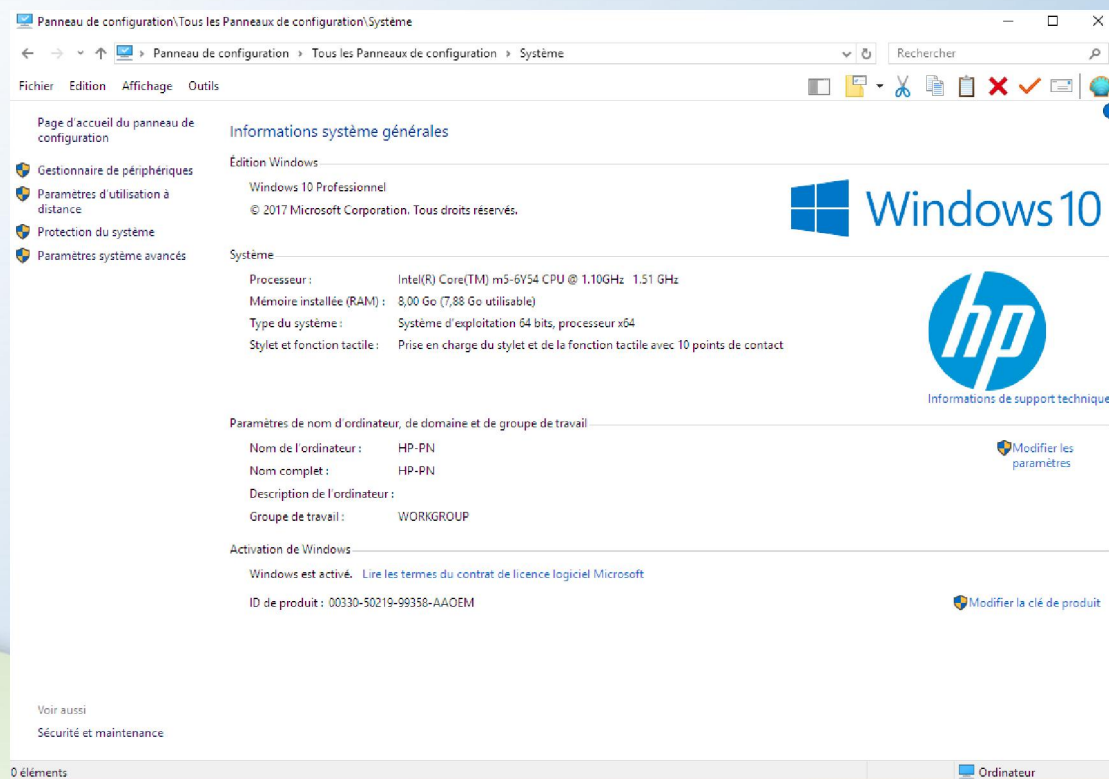


Visualisation de l'architecture et des composants d'un PC

3. Composition d'un micro-ordinateur (PC)

• Sous Windows :

Paramètres → Panneau de configuration → Système → Gestionnaire de périphériques





Visualisation de l'architecture et des composants d'un PC

3. Composition d'un micro-ordinateur (PC)

- **Sous Linux**, de manière plus complète : Commandes *lspci*, *lsusb*, *fdisk*,

Contenus de */proc/cpuinfo* et */proc/meminfo*

```
cat /proc/cpuinfo

processor : 0
vendor_id : GenuineIntel
cpu family : 6
model : 23
model name : Intel(R) Xeon(R) CPU X5450 @ 3.00GHz
stepping : 10
microcode : 0xa07
cpu MHz : 2992.646
cache size : 6144 KB
physical id : 0
siblings : 4
core id : 0
cpu cores : 4
apicid : 0
initial apicid : 0
fpu : yes
fpu_exception : yes
cpuid level : 13
wp : yes
flags : fpu vme de pse bogomips : 5985.29
clflush size : 64
cache_alignment : 64
address sizes : 38 bits physical, 48 bits virtual
power management:
```

